
HD44780U (LCD-II)

(Dot Matrix Liquid Crystal Display Controller/Driver)

HITACHI

ADE-207-272(Z)
'99.9
Rev. 0.0

1. 概要.....	1
2. 特徴.....	1
3. 注文情報.....	2
4. HD44780Uブロック図.....	3
5. HD44780U端子配列 (FP=80B).....	4
6. HD44780U (TFP-80F).....	5
7. HD44780U パッド配列.....	6
8. HCD44780パッド位置座標.....	7
9. 端子機能.....	8
10. 機能解説.....	9
10. 1 レジスタ.....	9
10. 2 ビジーフラグ.....	9
10. 3 アドレスカウンタ (AC).....	9
10. 4 表示データRAM (DDRAM).....	10
10. 5 キャラクタジェネレータROM (CGROM).....	13
10. 6 キャラクタジェネレータRAM (CGRAM).....	13
10. 7 文字パターンの変更.....	13
11 文字パターンのプログラム.....	15
12 タイミング発生回路.....	21
13 液晶表示ドライバ回路.....	21
14 カーソル/プリンク制御回路.....	21
15 MPUへのインターフェース.....	22
16 リセット機能.....	23
16. 1 内部リセット回路の初期化.....	23
17 命令.....	23
17. 1 概略.....	23
17. 2 命令解説.....	26
17. 2. 1 表示クリア (クリア ディスプレイ).....	26
17. 2. 2 先頭へ戻る (リターン ホーム).....	26
17. 2. 3 エントリモード設定 (エントリモード セット).....	26
17. 2. 4 表示オン/オフ制御.....	26
17. 2. 5 カーソルまたは表示シフト.....	27
17. 2. 6 機能設定 (ファンクション セット).....	27
17. 2. 7 CGRAMアドレス設定.....	27

17. 2. 7	DDRAMアドレス設定.....	29
17. 2. 8	読み込みビジーフラグとアドレス.....	29
17. 2. 9	CG または DDRAM へのデータ書き込み.....	31
17. 2. 10	CG または DDRAM からのデータ読み込み.....	31
18	HD44780U とのインターフェース.....	32
19	液晶ディスプレイドライブのための電源.....	37
20	発振周波数と液晶表示フレーム周波数の関係.....	38
21	命令と表示の一致.....	39
22	命令による初期化.....	45
23	AC特性 (VCC=4.5~5.5V、TA=-30~+75℃*3)	47
24	タイミング特性.....	48

1. 概要

HD44780Uドットマトリックス液晶表示コントローラ及びドライバLSIは、文字数字式、日本語カナ文字と記号を表示する。

それは4または8ビットマイクロコントローラの制御下でドットマトリックス液晶表示をドライブするために構成できる。

ドットマトリックス液晶表示に要求される表示RAM、キャラクタジェネレータ、液晶ドライバといった全ての機能が内部的に1チップ上に備えられているので、最小のシステムがこのコントローラ/ドライバでインターフェース可能である。

1つのHD44780Uは8文字1行、8文字2行まで表示できる。

HD44780Uは、HD44780UでLCD-IIを容易に置き換え可能なHD44780Sと端子機能互換である。HD44780UキャラクタジェネレータROMは、全部で240の異なった文字フォントに対し、2085×8ドット文字フォント及び325×10ドット文字フォントの生成に拡張できる。

HD44780Uの低電圧（2.7Vから5.5V）は、低電力消費を要求するポータブルなバッテリー動作製品に最適である。

2. 特徴

- ・5×8及び5×10ドットマトリックスが可能
- ・低電圧動作をサポート
 - －2.7Vから5.5V
- ・広範囲な液晶表示ドライバ電力
 - －3.0Vから11V
- ・液晶ドライブ波形
 - －A（1行周波数のAC波形）
- ・高速MPUバスインターフェースに一致
 - －2MHz（Vcc=5V時）
- ・4ビットまたは8ビットMPUインターフェースが可能
- ・80×8ビット表示RAM（最大80文字）
- ・全240文字フォントの9920ビット キャラクタジェネレータROM
 - －208文字フォント（5×8ドット）
 - －32文字フォント（5×10ドット）

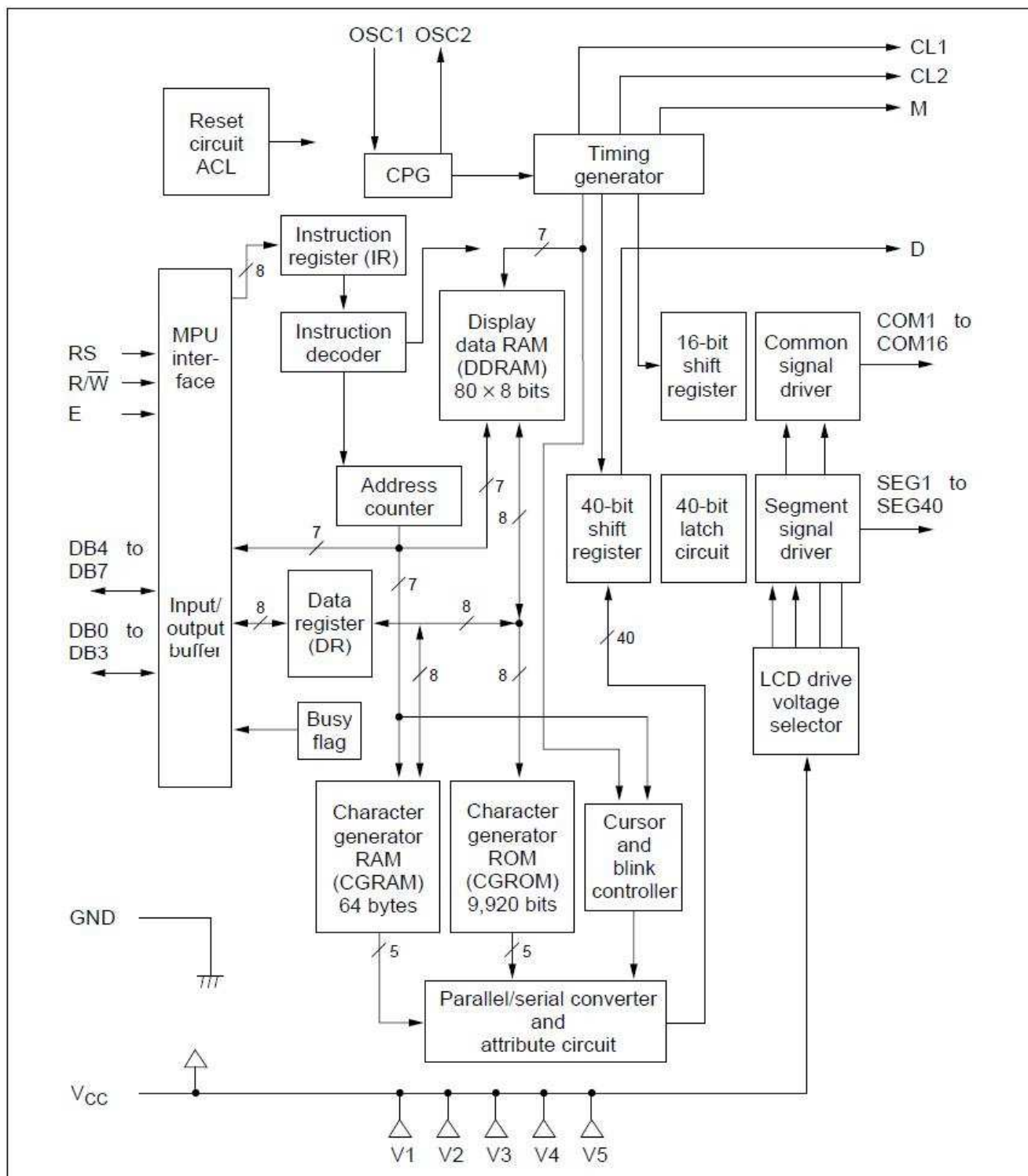
- 64×8ビットキャラクタジェネレータRAM
 - 8文字フォント (5×8ドット)
 - 4文字フォント (5×10ドット)
- 16コモン×40セグメント液晶表示ドライバ
- プログラマブルデューティサイクル
 - カーソル付き5×8ドット1行のための1/8
 - カーソル付き5×10ドット1行のための1/8
 - カーソル付き5×8ドット2行のための1/16
- 広範囲な命令機能
 - 表示クリア、カーソルホーム、ディスプレイオン/オフ、カーソルオン/オフ、表示文字点滅、カーソルシフト、表示シフト
- HD44780S互換の端子機能
- 電源起動後にコントローラ/ドライバを所期渴する自動リセット回路
- 外付け抵抗付きの内部発振器
- 低電力消費

3. 注文情報

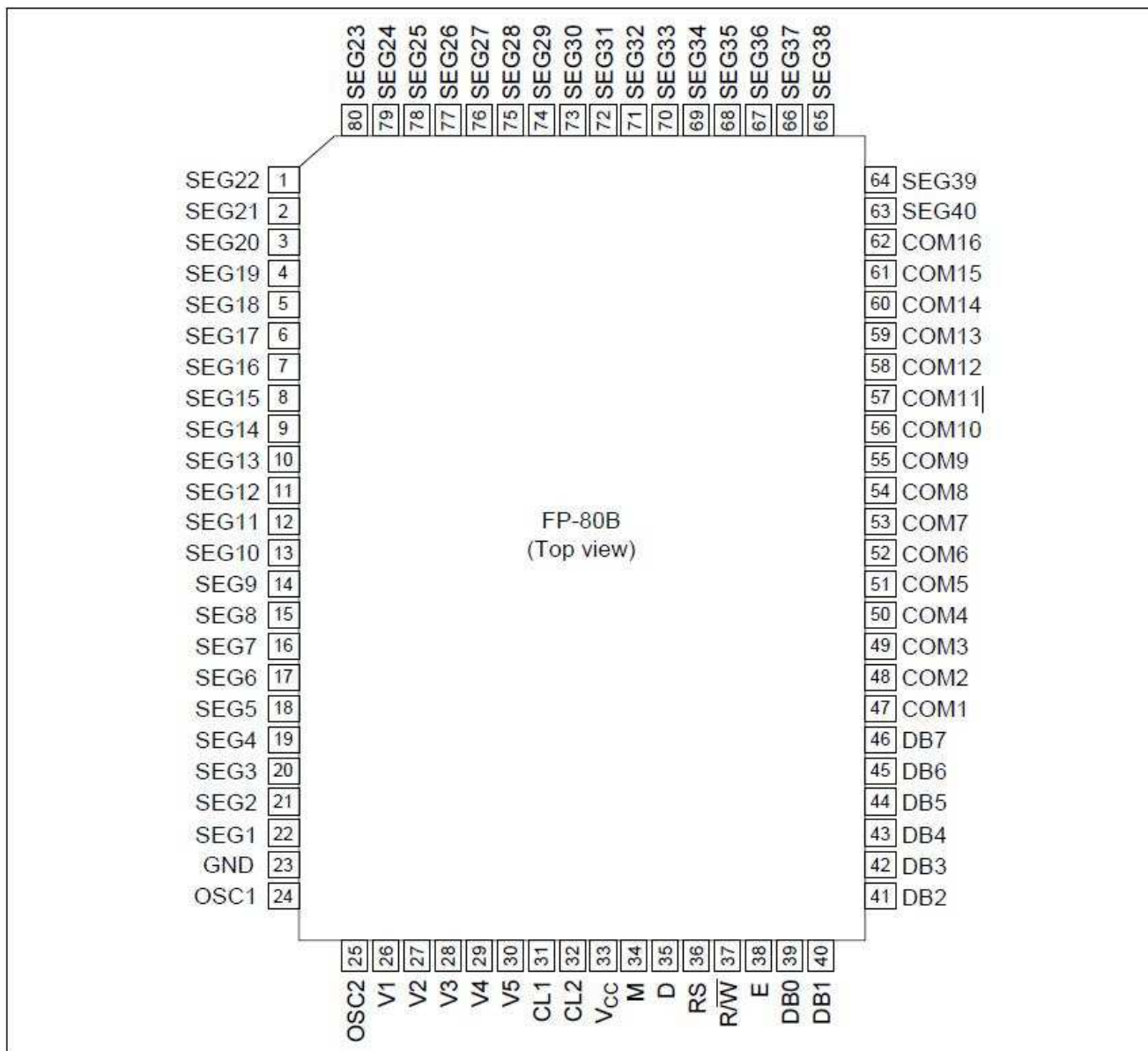
型番	パッケージ	CGROM
HD44780UA00FS HCD44780UA00 HD44780UA00TF	FP-80B Chip TFP-80F	日本語標準フォント
HD44780UA02FS HCD44780UA02 HD44780UA02TF	FP-80B Chip TFP-80F	ヨーロッパ標準フォント
HD44780UBxxFS HCD44780UBxx HD44780UBxxTF	FP-80B Chip TFP-80F	注文によるフォント

注: xx: ROMコード番号

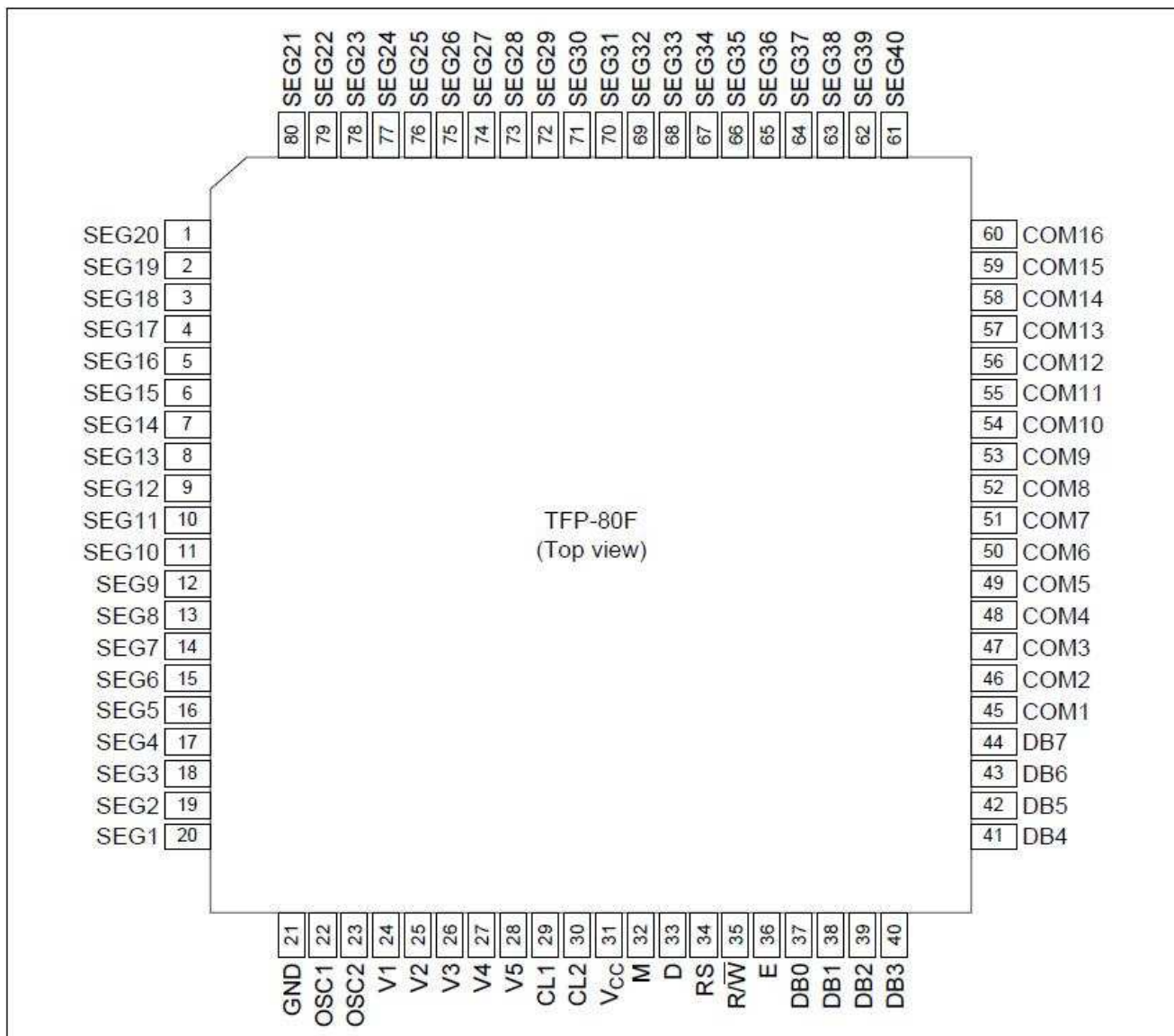
4. HD44780Uブロック図



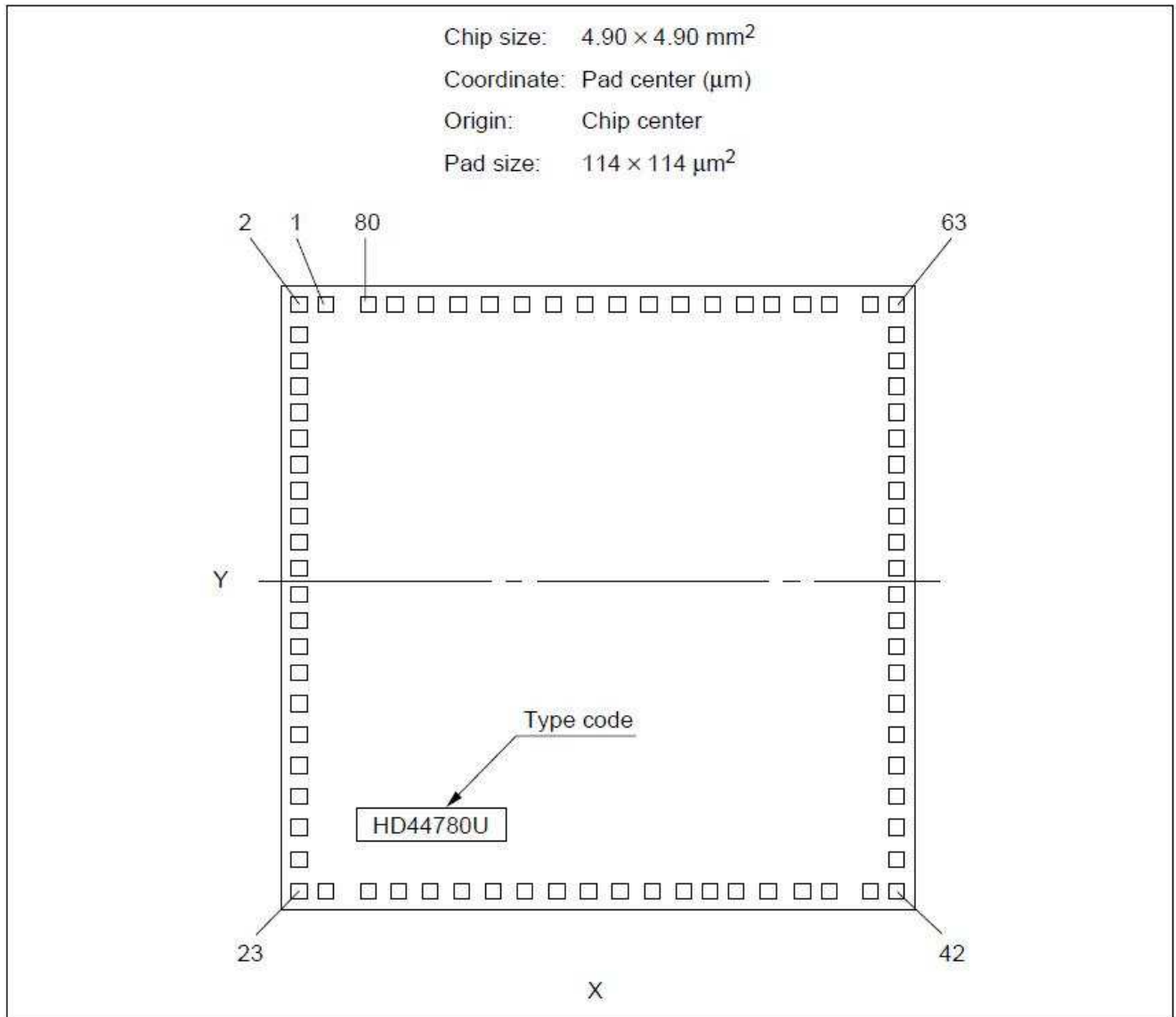
5. HD44780U端子配列 (FP=80B)



6. HD44780U (TFP-80F)



7. HD44780U パッド配列



8. HCD44780パッド位置座標

Pad No.	Function	Coordinate		Pad No.	Function	Coordinate	
		X (um)	Y (um)			X (um)	Y (um)
1	SEG22	-2100	2313	41	DB2	2070	-2290
2	SEG21	-2280	2313	42	DB3	2260	-2290
3	SEG20	-2313	2089	43	DB4	2290	-2099
4	SEG19	-2313	1833	44	DB5	2290	-1883
5	SEG18	-2313	1617	45	DB6	2290	-1667
6	SEG17	-2313	1401	46	DB7	2290	-1452
7	SEG16	-2313	1186	47	COM1	2313	-1186
8	SEG15	-2313	970	48	COM2	2313	-970
9	SEG14	-2313	755	49	COM3	2313	-755
10	SEG13	-2313	539	50	COM4	2313	-539
11	SEG12	-2313	323	51	COM5	2313	-323
12	SEG11	-2313	108	52	COM6	2313	-108
13	SEG10	-2313	-108	53	COM7	2313	108
14	SEG9	-2313	-323	54	COM8	2313	323
15	SEG8	-2313	-539	55	COM9	2313	539
16	SEG7	-2313	-755	56	COM10	2313	755
17	SEG6	-2313	-970	57	COM11	2313	970
18	SEG5	-2313	-1186	58	COM12	2313	1186
19	SEG4	-2313	-1401	59	COM13	2313	1401
20	SEG3	-2313	-1617	60	COM14	2313	1617
21	SEG2	-2313	-1833	61	COM15	2313	1833
22	SEG1	-2313	-2073	62	COM16	2313	2095
23	GND	-2280	-2290	63	SEG40	2296	2313
24	OSC1	-2080	-2290	64	SEG39	2100	2313
25	OSC2	-1749	-2290	65	SEG38	1617	2313
26	V1	-1550	-2290	66	SEG37	1401	2313
27	V2	-1268	-2290	67	SEG36	1186	2313
28	V3	-941	-2290	68	SEG35	970	2313
29	V4	-623	-2290	69	SEG34	755	2313
30	V5	-304	-2290	70	SEG33	539	2313
31	CL1	-48	-2290	71	SEG32	323	2313
32	CL2	142	-2290	72	SEG31	108	2313
33	V _{cc}	309	-2290	73	SEG30	-108	2313
34	M	475	-2290	74	SEG29	-323	2313
35	D	665	-2290	75	SEG28	-539	2313
36	RS	832	-2290	76	SEG27	-755	2313
37	R \bar{W}	1022	-2290	77	SEG26	-970	2313
38	E	1204	-2290	78	SEG25	-1186	2313
39	DB0	1454	-2290	79	SEG24	-1401	2313
40	DB1	1684	-2290	80	SEG23	-1617	2313

9. 端子機能

Signal	No. of Lines	I/O	Device Interfaced with	Function
RS	1	I	MPU	レジスタ選択 0: 命令レジスタ(書き込み用)ピジーフラグ: アドレスカウンタ(読み込み用) 1: データレジスタ(書き込みと読み込み用)
\overline{RW}	1	I	MPU	読み込みまたは書き込みを選択 0: 書き込み 1: 読み込み
E	1	I	MPU	データ読み込み/書き込み開始
DB4 to DB7	4	I/O	MPU	4ハイオーダー双方向トライステートデータバス端子。 MPUとHD44780U間のデータ転送と受信に使用される。 DB7はピジーフラグとして使用可能。
DB0 to DB3	4	I/O	MPU	4ローオーダー双方向トライステートデータバス端子。 MPUとHD44780U間のデータ転送と受信に使用される。 4ビット動作中、これらの端子は使用されない。
CL1	1	O	Extension driver	拡張ドライバへ送るシリアルデータをラッチするためのクロック。
CL2	1	O	Extension driver	シリアルデータをシフトするためのクロック
M	1	O	Extension driver	液晶ドライブ波形をACに変換するための信号を切り替える。
D	1	O	Extension driver	各セグメント信号に一致するための文字パターンデータ
COM1 to COM16	16	O	LCD	使用されないコモン信号が非選択波形に変換される。COM9からCOM16は1/8デューティ比の非選択波形で、COM12からCOM16は1/11デューティ比の非選択波形である。
SEG1 to SEG40	40	O	LCD	セグメント信号
V1 to V5	5	—	Power supply	LCDドライブのための電源 $V_{CC} - V5 = 11\text{ V (max)}$
V_{CC} , GND	2	—	Power supply	V_{CC} : 2.7V to 5.5V, GND: 0V
OSC1, OSC2	2	—	Oscillation resistor clock	クリスタル発振器が動作するとき、抵抗が外部に接続されねばならない。端子入力が外部クロックの時、それはOSC1に入力されねばならない。

10. 機能解説

10.1 レジスタ

HD44780U は2つの8ビットレジスタ、命令レジスタ (IR)、データレジスタ (DR) を持つ。

IR は、表示クリア、カーソル移動、データ RAM (DDRAM) とキャラクタ発生 RAM (CGRAM) のためのアドレス情報といった命令コードを記憶する。

IR は MPU から書き込み専用である。

DR は DDRAM または CGRAM に書き込まれるデータを一時的に記憶し、DDRAM または CGRAM から読み込むデータを一時的に記憶する。

MPU から DR に書き込まれたデータは、内部操作により DDRAM または CGRAM へ自動的に書き込まれる。

データを DDRAM または CGRAM から読み込むとき、DR はデータ記憶用にも使われる。

アドレス情報が IR に書き込まれるとき、データが読み込まれ、さらに DDRAM または CGRAM から DR に内部操作により記憶される。

MPU が DR を読み込み、MPU が完了する間、データが転送される。

読み込みの後、次のアドレスの DDRAM または CGRAM 内のデータが MPU から次の読み込みのために DR へ送られる。

レジスタ選択信号 (RS) により、これらの2つのレジスタが選択可能となる。(テーブル1)

10.2 ビジーフラグ

ビジーフラグが1のとき、HD44780U は内部作動モード状態にあり、次の命令は受け付けられない。

RS=0 且つ R/*W=1 (テーブル1) のとき、ビジーフラグは DB7 に出力される。

ビジーフラグが0となることが保証された後、次の命令が書き込まれねばならない。

10.3 アドレスカウンタ (AC)

アドレスカウンタ (AC) は DDRAM と CGRAM の双方を指定する。

命令アドレスが IR に書き込まれるとき、アドレス情報は IR から AC へ送られる。

DDRAM または CGRAM のいずれかの選択は命令により同時に決定される。

DDRAM または CGRAM へ書き込む (または CGRAM から読み込む) 場合、AC は自動的に1増加される (または1引かれる)。

次に、RS=0 且つ R/*W=1 (テーブル1) のとき、AC の内容が DB0 から DB6 へ出力する。

テーブル1 レジスタ選択

RS	R/W	Operation
0	0	IRが内部オペレーションとして書込む(ディスプレイクリア等)
0	1	ビジーフラグ(DB7)とアドレスカウンタ(DB0からDB6)を読み込む
1	0	DRが内部オペレーションとして書込む(DDRAMまたはCGRAMへDR)
1	1	DRが内部オペレーションとして読み込む(DDRAMまたはCGRAMをDRへ)

10.4 表示データRAM (DDRAM)

表示データRAM (DDRAM) は8ビットキャラクタコードで表現された表示データを保存する。拡張された容量は80×8ビットまたは80キャラクタである。

表示に使用されない表示データRAM (DDRAM) 領域は一般的なデータRAMとして使用可能である。DDRAMアドレスと液晶ディスプレイ上の位置の関係は図1を見よ。

DDRAMアドレス (A_{DD}) は16進数としてアドレスカウンタに設定される。

・1行表示 (N=0) (図2)

—80表示文字以下の場合、表示は先頭位置から始まる。例えば、もしHD44780のみ使用するならば、8文字が表示される。図3を見よ。

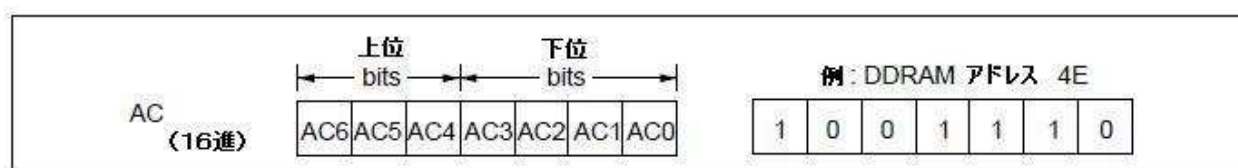


図1 DDRAM アドレス

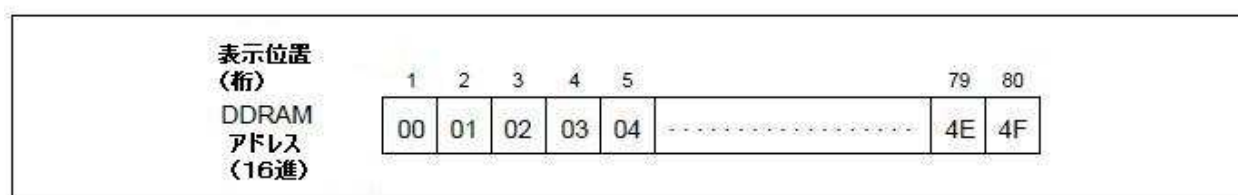


図2 1行表示

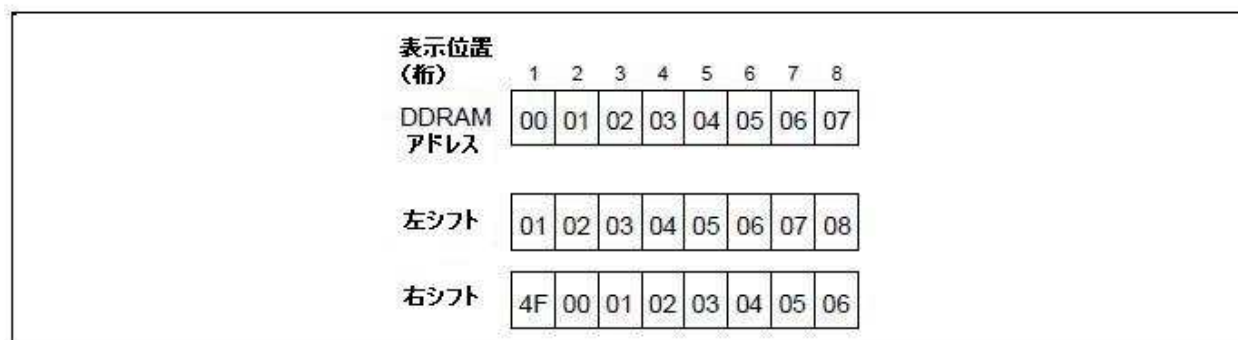


図3 8文字表示による1行の例

・2行表示 (N=1) (図4)

ーケース1 : 表示キャラクタの数が40×2行以下のとき、2行は先頭から表示される。最初の行の終点アドレスと2行目の開始アドレスは連続していないことに注意すること。例えば、HD44780Uが丁度使用された場合、8文字×2行が表示される。図5を見よ。

表示シフト操作が実行されると、DDRAMアドレスがシフトされる。図5を見よ。

表示位置	1	2	3	4	5	39	40
DDRAM アドレス (16進)	00	01	02	03	04	26	27
	40	41	42	43	44	66	67

図4 2行表示

表示位置	1	2	3	4	5	6	7	8
DDRAM アドレス	00	01	02	03	04	05	06	07
	40	41	42	43	44	45	46	47
左シフト	01	02	03	04	05	06	07	08
	41	42	43	44	45	46	47	48
右シフト	27	00	01	02	03	04	05	06
	67	40	41	42	43	44	45	46

図5 8文字×2行表示例

ケース2：16文字×2行表示の場合、HD44780は40出力拡張ドライバを使用するために拡張される。図6を見よ。

表示シフト操作が実行されると、DDRAMアドレスがシフトされる。図6を見よ。



図6 16×2行表示例

10.5 キャラクタジェネレータROM (CGROM)

キャラクタジェネレータROMは8ビット文字コードから5×8ドットまたは5×10ドット文字パターンを発生する(テーブル4)。それは2085×8ドット文字パターンおよび325かける10ドット文字パターンを発生する。ユーザー定義の文字パターンもマスクプログラムされたROMにより有効である。

10.6 キャラクタジェネレータRAM (CGRAM)

キャラクタジェネレータRAMに、ユーザーはプログラムにより文字パターンを再書き込み可能である。5×8ドットでは、8文字パターンが書き込まれ、5×10ドットでは、4キャラクタパターンが書き込み可能である。

CGRAMに保存される文字パターンを示すテーブル4の左の列に示されたアドレスのDDRAMに文字コード書き込むこと。

CGRAMアドレスとデータと表示パターンの関係についてはテーブル5を見よ。

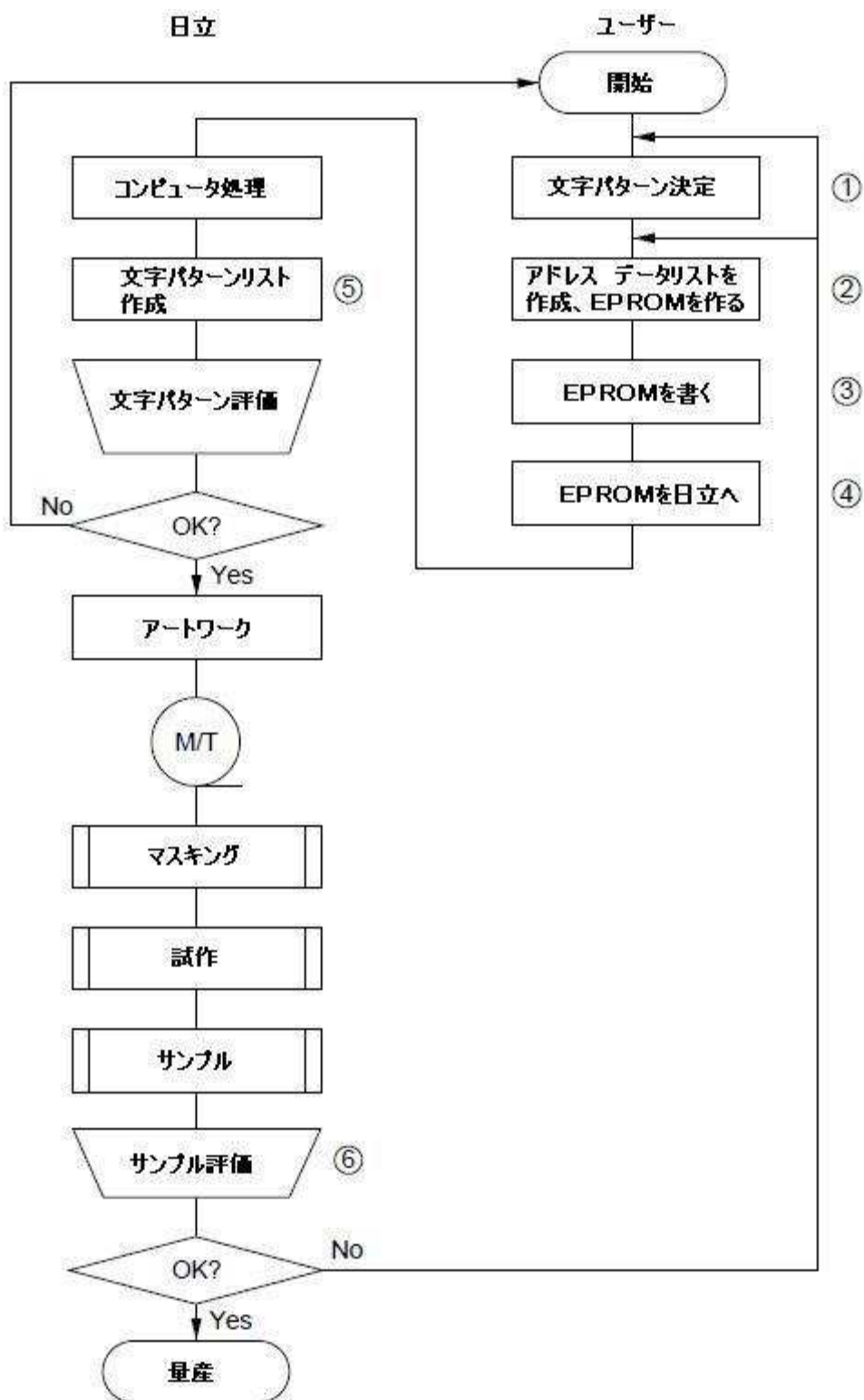
表示に使用されない領域は汎用データRAMとして使用される。

10.7 文字パターンの変更

- ・文字パターン設計手続き

次の操作は図7に表示された数字に一致する。

1. 文字コードと文字パターン間の一致を決定する
2. EPROMアドレスとデータ間の一致を表示するためのリストを作る
3. EPROMに文字パターンをプログラムする
4. 日立へEPROMを送る
5. EPROMのコンピュータ処理が、ユーザーから送られた文字パターンリストを作るために日立で行われる。
6. もし文字パターンリストに問題が無いならば、試作LSIが日立で作られ、サンプルが評価のためにユーザーへ送られる。文字パターンが正しく書き込まれていることがユーザーにより承認されると、LSIの量産が日立で進行する。



注意:この図で使用された数字の内容については、前のページを見よ。

図 7 文字パターン開発手順

1.1 文字パターンのプログラム

このセクションはEPROM内の文字パターンをプログラムするために使用されるアドレスとデータの一致を説明する。HD44780UキャラクタジェネレータROMは全部で40の異なる文字パターンに対し、2085×8ドット文字パターンと325×10ドット文字パターンを生成できる。

—文字パターン

EPROMアドレスデータと文字パターンデータは5×8または5×10ドット文字パターン（テーブル2と3）を形成するため互いに一致すること。

図2 アドレスデータと文字パターン間の一致例
(5×8 Dots)

EPROM アドレス										データ						
A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	O4	O3	O2	O1	O0
												1	0	0	0	0
												1	0	0	0	0
												1	0	1	1	0
												1	1	0	0	1
												1	0	0	0	1
												1	0	0	0	1
												1	1	1	1	0
0	1	1	0	0	0	1	0	0	1	1	1	0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0
												0	0	0	0	0

文字コード
行位置
← カソド位置

- 注：
1. EPROM アドレスA11からA4は文字コードに一致
 2. EPROM アドレスA3からA0は文字パターンの行位置を指定
 3. EPROM データO4からO0は文字パターンデータに一致
 4. EPROM データO5からO7は0を指定
 5. 点灯表示位置(黒枠部分)は1に一致
 6. 9行と以下の行は5×8ドット文字フォントとして0で埋める

—未使用文字パターンの処理

1. 文字パターン領域以外のEPROMデータ：常に0入力
2. CGROM領域内のEPROMデータ：常に0入力（EPROMアドレス00HからFFHまで0入力）
3. ユーザーがHD44780文字パターンを使用しないとき、使用されるEPROM：ユーザーのアプリケーションに従い、次に列挙される2つの方法の内の1つで処理される。
 - a. 未使用文字パターンがプログラムされない場合：もし未使用文字コードがDDRAMに書き込まれると、そのドット全てが点灯表示される。文字パターンをプログラムしないことにより、そのビット全てが点灯となる。（消去後、これはEPROMのために1で満たされる）
 - b. 未使用文字パターンが0でプログラムされる場合：たとえ未使用文字コードがDDRAMに書き込まれてもなにも表示されない。（これは空白と同じ。）

図3 EPROMアドレスデータと文字パターン間的一致例
(5×10 Dots)

EPROM アドレス										データ							
A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	O4	O3	O2	O1	O0	LSB
												0	0	0	0	0	
												0	0	0	0	0	
												0	1	1	0	1	
												1	0	0	1	1	
												1	0	0	0	1	
												1	0	0	0	1	
												0	1	1	1	1	
											0	1	1	1	0	1	
											1	0	0	0	0	1	
											1	0	0	1	0	1	
											1	0	1	0	0	0	
											1	0	1	1	0	0	
											1	1	0	0	0	0	
											1	1	0	1	0	0	
											1	1	1	0	0	0	
											1	1	1	1	0	0	

文字コード 行位置

← カール位置

- 注： 1. EPROM アドレスA11からA3は文字コードに一致
 2. EPROM アドレスA3からA0は文字パターンの行位置を指定
 3. EPROM データO4からO0は文字パターンデータに一致
 4. EPROM データO5からO7は0指定
 5. 点灯表示位置(黒枠部分)は1に一致
 6. 11行と以下の行は5×10ドット文字フォントとして0で埋める

テーブル 4 文字コードと文字パターン間の一致 (ROM Code: A00)

Upper 4 Bits Lower 4 Bits	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
xxxx0000	CG RAM (1)			0	@	P	`	P				-	タ	ミ	α	ρ
xxxx0001	(2)		!	1	A	Q	a	q			。	ア	チ	△	ä	g
xxxx0010	(3)		"	2	B	R	b	r			「	イ	ツ	×	β	θ
xxxx0011	(4)		#	3	C	S	c	s			」	ウ	テ	モ	ε	ω
xxxx0100	(5)		\$	4	D	T	d	t			、	エ	ト	カ	μ	Ω
xxxx0101	(6)		%	5	E	U	e	u			・	オ	ナ	工	Ω	Ü
xxxx0110	(7)		&	6	F	V	f	v			ヲ	カ	ニ	ヨ	ρ	Σ
xxxx0111	(8)		'	7	G	W	g	w			ア	キ	ヌ	ラ	g	π
xxxx1000	(1)		(8	H	X	h	x			ィ	ク	ネ	リ	γ	×
xxxx1001	(2))	9	I	Y	i	y			ウ	ケ	ル		γ	γ
xxxx1010	(3)		*	:	J	Z	j	z			エ	コ	ハ	レ	j	キ
xxxx1011	(4)		+	;	K	L	k	l			オ	サ	ヒ	ロ	*	万
xxxx1100	(5)		,	<	L	¥	l	l			カ	シ	フ	ワ	φ	円
xxxx1101	(6)		-	=	M]	m)			ユ	ズ	ハ	ン	も	÷
xxxx1110	(7)		.	>	N	^	n	≠			ヨ	セ	ホ	〃	ん	
xxxx1111	(8)		/	?	O	_	o	≠			ッ	ソ	マ	°	ö	■

注：ユーザーはキャラクタジェネレータRAMに対しどのパターンも指定可能。

テーブル 4 文字コードと文字パターン的一致 (ROM Code: A02)

Lower 4 Bits \ Upper 4 Bits		0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
xxxx0000	CG RAM (1)			0	@	P	`	F	B	&		°	À	Ð	á	ä	
xxxx0001	(2)	!	1	A	Q	a	9	A	J	i	±	À	Ñ	á	ñ		
xxxx0010	(3)	“	”	2	B	R	b	r	≡	Γ	φ	²	Ä	Ö	ä	ö	
xxxx0011	(4)	”	#	3	C	S	c	s	3	π	€	³	Ä	Ö	ä	ö	
xxxx0100	(5)	⌘	\$	4	D	T	d	t	∑	Σ	⌘	Ä	Ö	ä	ö		
xxxx0101	(6)	⌘	%	5	E	U	e	u	∑	σ	⌘	Ä	Ö	ä	ö		
xxxx0110	(7)	⌘	&	6	F	V	f	v	J	∑	∑	Ä	Ö	ä	ö		
xxxx0111	(8)	⌘	'	7	G	W	g	w	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1000	(1)	↑	(8	H	X	h	x	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1001	(2)	↓)	9	I	Y	i	y	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1010	(3)	→	*	:	J	Z	j	z	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1011	(4)	←	+	;	K	[k	[∑	∑	∑	Ä	Ö	ä	ö		
xxxx1100	(5)	≤	,	<	L	\	l	∑	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1101	(6)	≥	-	=	M]	m	∑	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1110	(7)	▲	.	>	N	^	n	∑	∑	∑	∑	Ä	Ö	ä	ö		
xxxx1111	(8)	▼	/	?	O	_	o	∑	∑	∑	∑	Ä	Ö	ä	ö		

テーブル 5 CGRAM アドレス、文字コード (DDRAM) と文字パターン (CGRAM データ) 間の関係

5 × 8 ドット 文字パターンの場合

文字コード (DDRAM データ)		CGRAM アドレス		文字パターン (CGRAM データ)		
7 6 5 4 3 2 1 0		5 4 3 2 1 0		7 6 5 4 3 2 1 0		
上位	下位	上位	下位	上位	下位	
0 0 0 0 * 0 0 0		0 0 0	0 0 0	* * *	1 1 1 1 0	} 文字パターン (1)
			0 0 1	↑	1 0 0 0 1	
			0 1 0		1 0 0 0 1	
			0 1 1		1 1 1 1 0	
			1 0 0		1 0 1 0 0	
			1 0 1	↓	1 0 0 1 0	
			1 1 0		1 0 0 0 1	
			1 1 1	* * *	0 0 0 0 0	
0 0 0 0 * 0 0 1		0 0 1	0 0 0	* * *	1 0 0 0 1	} 文字パターン
			0 0 1	↑	0 1 0 1 0	
			0 1 0		1 1 1 1 1	
			0 1 1		0 0 1 0 0	
			1 0 0		1 1 1 1 1	
			1 0 1	↓	0 0 1 0 0	
			1 1 0		0 0 1 0 0	
			1 1 1	* * *	0 0 0 0 0	
0 0 0 0 * 1 1 1		1 1 1	0 0 0	* * *		}
			0 0 1	↑		
			1 0 0			
			1 0 1	↓		
			1 1 0			
			1 1 1			
				* * *		

- 注： 1. 文字コードのビット 0～2 は CGRAM アドレスのビット 3～5 と一致 (3 ビット : 8 タイプ)。
 2. CGRAM アドレスのビット 0～2 は文字パターンの行位置を指定する。8 行目はカーソル位置であり、その表示はカーソルとの論理的 OR で作られる。
 カーソル表示 0 では、カーソル表示位置と一致することで、8 行目のデータを維持する。
 もし 8 行目のデータが 1 の場合、1 ビットがカーソルの存在に関係なく、8 行目に点灯する。
 3. 文字パターンの列位置は CGRAM データのビット 0～4 に一致 (左がビット 4)。
 4. テーブル 5 に示すように、CGRAM 文字パターンは、文字コードのビット 4～7 が全て 0 のとき選択される。しかしながら、文字コードのビット 3 は影響しないので、上の例の R 表示は文字コード 00H または 08H のどちらでも選択可能である。
 5. CGRAM データに対し、1 は表示選択に、0 は非選択と一致。
 * 表示には影響しない。

テーブル 5 CGRAMアドレス、文字コード(DDRAM)と文字パターン(CGRAMデータ)の関係 (cont)

5 × 10 ドット文字パターンの場合

文字コード (DDRAM データ)		CGRAM アドレス		文字パターン (CGRAM データ)	
7 6 5 4 3 2 1 0		5 4 3 2 1 0		7 6 5 4 3 2 1 0	
上位	下位	上位	下位	上位	下位
0 0 0 0 * 0 0 *		0 0	0 0 0 0	* * *	0 0 0 0 0
			0 0 0 1	↑	0 0 0 0 0
			0 0 1 0		1 0 1 1 0
			0 0 1 1		1 1 0 0 1
			0 1 0 0		1 0 0 0 1
			0 1 0 1		1 0 0 0 1
			0 1 1 0		1 1 1 1 0
			0 1 1 1		1 0 0 0 0
			1 0 0 0		1 0 0 0 0
			1 0 0 1		1 0 0 0 0
			1 0 1 0		1 0 0 0 0
			* * *	0 0 0 0 0	
0 0 0 0 * 1 1 *		1 1	1 0 1 1	↑	* * *
			1 1 0 0	↑	* * *
			1 1 0 1	↓	* * *
			1 1 1 0	↓	* * *
			1 1 1 1	↓	* * *
			0 0 0 0	* * *	
			0 0 0 1	↑	
			1 0 1 1	↓	* * *
			1 1 0 0	↑	* * *
			1 1 0 1	↓	* * *
			1 1 1 0	↓	* * *
			1 1 1 1	↓	* * *

- 注： 1. 文字コードのビット1と2はCGRAMアドレスのビット4、5と一致(2ビット:4タイプ)。
 2. CGRAMアドレスビット0~3は文字パターンの行位置を示す。11番目の行はカーソル位置であり、その表示はカーソルと論理的ORすることで作られる。
 カーソル表示0でカーソル表示位置と一致することにより11番目の行データを維持する。
 もし11番目の行データが"1"ならば、"1"ビットがカーソル位置に関係なく11行目に点灯する。
 12~16行は表示のために使用されないため、それらは汎用データRAMとして使用可能である。
 3. 文字パターンの列位置は5×8ドット文字パターン位置と同じである。
 4. CGRAM文字パターンは、文字コードビット4~7が全て0のとき選択される。
 しかしながら、文字コードのビット0、3は影響しないので、上記の例のPは文字コード00H、01H、08H、09Hを選択可能である。
 5. CGRAMデータに対し、1は表示選択と一致し、0は非選択である。
 *表示には影響しない。

1.2 タイミング発生回路

タイミング発生回路はDDRAM、CGROM、CGRAMのような内部回路の操作のためのタイミング信号を発生する。MPUアクセスによる表示と内部操作タイミングのためのRAM読み込みタイミングが互いに衝突することを避けるために個々に生成される。それゆえに、データをDDRAMに書き込むとき、例えば、表示領域の他の領域にフリッカーするような有害な妨害はないだろう。

1.3 液晶表示ドライバ回路

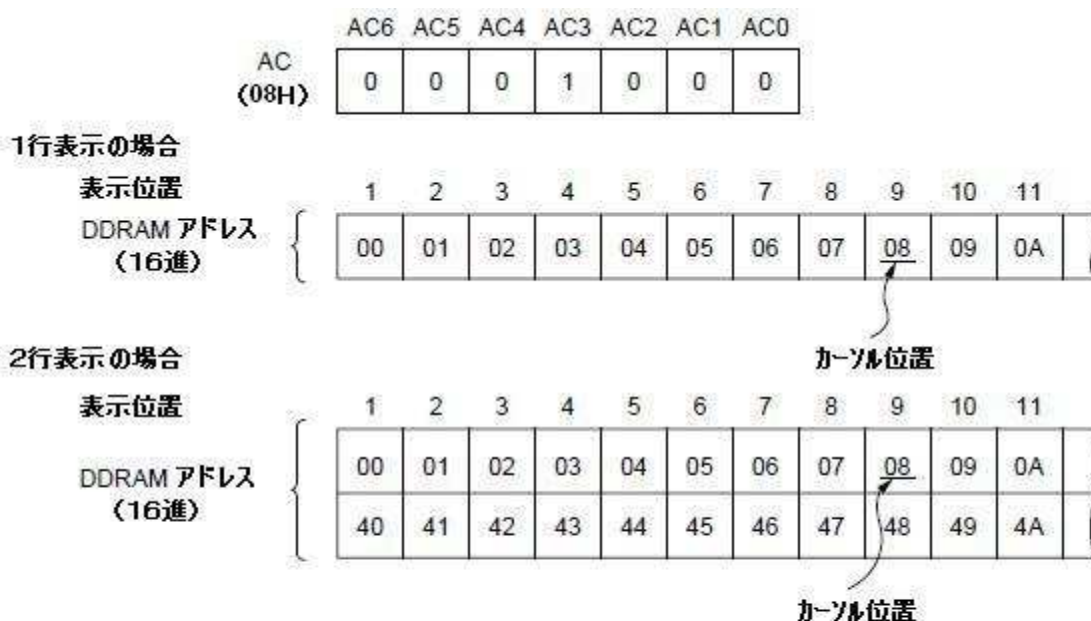
液晶表示ドライバ回路は16の共通信号ドライバと40のセグメント信号ドライバから成る。文字フォントと行番号がプログラムにより選択されると、他の共通信号ドライバが非選択波形を出力しつつける間に、要求された共通信号ドライバが自動的にドライブ波形を出力する。

シリアルデータを常に送りながら、表示データRAM (DDRAM) の最後のアドレスに一致する表示データ文字パターンから開始する。

シリアルデータがラッチされ、開始アドレスに一致する表示データ文字パターンが内部シフトレジスタに入力すると、HD44780Uは先頭表示からドライブする。

1.4 カーソル/ブリンク制御回路

カーソル/ブリンク制御回路はカーソルまたは文字ブリンク（点滅）を発生する。カーソルまたはブリンクはアドレスカウンタ (AC) に設定された表示データRAM (DDRAM) アドレスで指定される桁に現れる。例えば (図8)、アドレスカウンタが08Hのとき、カーソル位置はDDRAMアドレス08Hに表示される。



注：アドレスカウンタ(AC)がキャラクタジェネレータRAM(CGRAM)文字を選択すると、カーソルまたはブリンクが現れる。しかしながら、カーソルとブリンクはそれ以上の意味はない。
ACがCGRAMアドレスを指すと、カーソルまたはブリンクは無意味な位置に表示される。

図8 カーソル/ブリンク表示例

15 MPUへのインターフェース

HD44780U は、このように4または8ビット MPU とのインターフェースを可能にする2つの4ビット操作または1つの8ビット操作で共にデータを送ることが可能である。

・4ビットインターフェースデータのために、4本のバスライン (DB4～7) が転送に使用される。バスライン DB0～3は無効である。HD44780U と MPU 間のデータ転送は、4ビットデータが2度転送された後、完了する。4つの上位ビット (8ビット操作、DB4～7の場合) が、4つの下位ビット (8ビット操作、DB0～3の場合) の前に転送される。

4ビットデータが2度転送される前に、ビジーフラグが調査されねばならない (1命令)。そのとき、さらに2度の4ビット操作がビジーフラグとアドレスデータを転送する。

・8ビットインターフェースデータの場合、全8本のバス線 (DB0～7) が使用される。

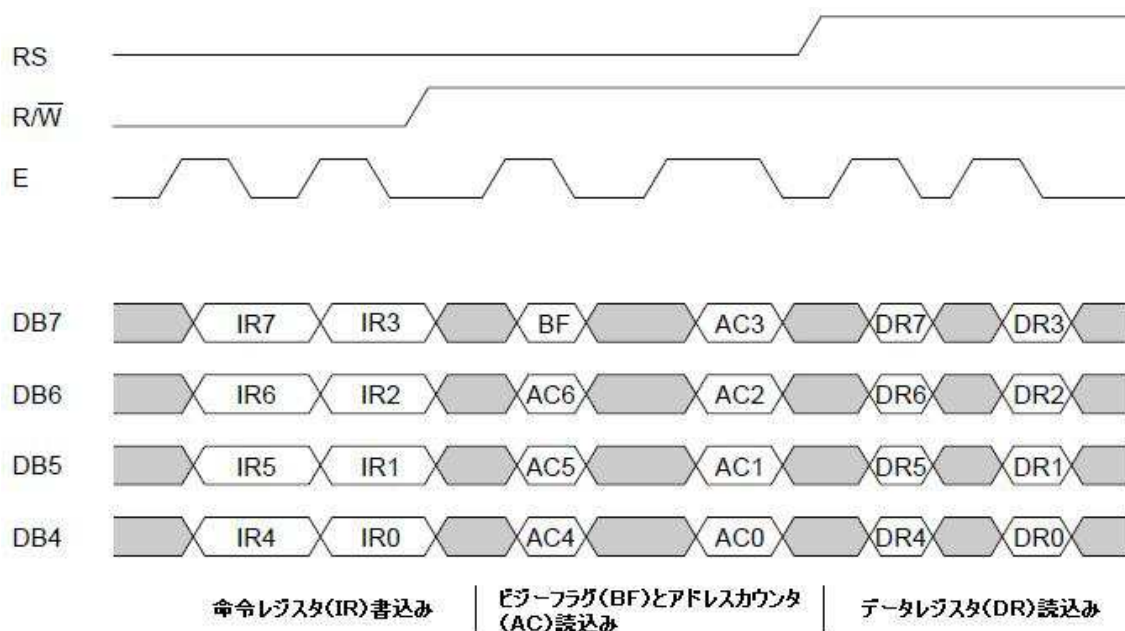


図9 4ビット転送例

16 リセット機能

16.1 内部リセット回路の初期化

電源が入ると、内部リセット回路が自動的にHD44780Uを初期化する。初期化の間に次の命令を実行すること。初期化終了（BF=1）まで、ビジーフラグ（BF）がビジー状態中に維持される。ビジー状態はV_{cc}が4.5Vに上がった後、10msで終了する。

1. ディスプレイ クリア

2. 機能設定

DL=1 ; 8ビットインターフェースデータ

N=0 ; 1行表示

F=0 ; 5×8ドット文字フォント

3. 表示オン/オフ制御

D=0 ; 表示オフ

C=0 ; カーソルオフ

B=0 ; 点滅オフ

4. エントリーモード設定

I/D=1 ; 1増加

S=0 ; シフト無し

注：もし内部リセット回路を使用する電源条件下で、列挙される電気的特性条件が合わないならば、内部リセット回路は通常作動しないだろうし、HD44780Uの初期化に失敗するだろう。そのような場合、命令による初期化のセクションで説明されるように、初期化はMPUによって実行されねばならない。

17 命令

17.1 概略

HD44780Uの命令レジスタ（IR）とデータレジスタ（DR）のみがMPUにより制御可能である。HD44780Uの命令操作を始める前に、異なった速度やさまざまな周辺制御デバイスを操作するさまざまなMPUとインターフェースできるように、制御情報がこれらのレジスタに一時的に保存される。HD44780Uの内部操作はMPUから送られる信号により決定される。レジスタ選択信号（RS）、読み込み/書き込み信号（R/*W）、データバス（DB0～7）を含むこれらの信号はHD44780U命令（テーブル6）を構成する。命令には次のような4つのカテゴリがある。

- 表示フォーマット、データ長等のようなHD44780Uの機能を示す
- 内部RAMアドレスを設定する
- 内部RAMとのデータ転送を行う
- さまざまな機能を実行する

通常、内部RAMでデータ転送を実行する命令が最もよく使用される。しかしながら、各データ書込み後の内部HD 44780U RAMアドレスの自動1増加（または自動1減少）はMPUのプログラムの負荷を軽くすることができる。表示シフト命令（テーブル11）は表示データ書込みを同時に実行するので、ユーザーは最大のプログラミング効率でシステム開発を最小化できる。

命令が内部操作で実行されているとき、ビジーフラグ/アドレス読込み命令のほかに実行可能な命令はない。

命令が実行されている間、ビジーフラグは1にセットされるので、MPUから別の命令を送る前に確実にそれを調べること。

注：MPUからHD 44780Uへ命令を送る前、確かにHD 44780Uはビジー状態（BF=0）にならない。もし命令がビジーフラグを調べずに送られると、最初の命令と次の命令の間の時間が自身の命令時間以上にさらに長くなるだろう。各命令実行時間の一覧についてはテーブル6を参照せよ。

テーブル6 命令

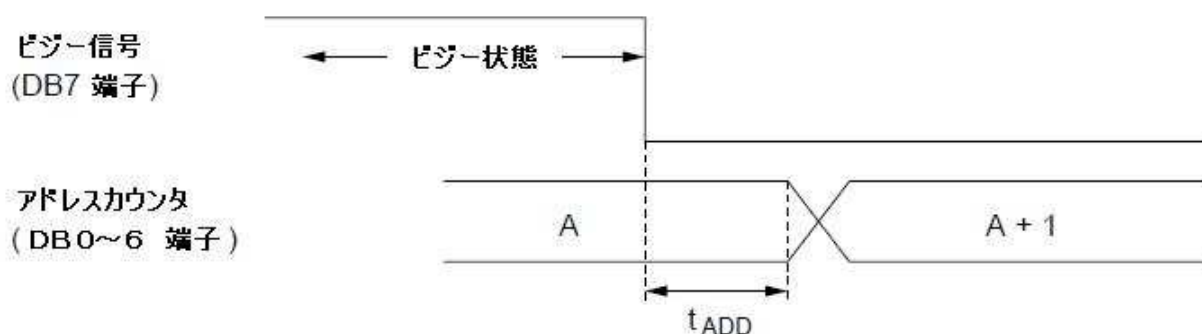
命令	コード										説明	実行時間（最大） (fcpまたはfoscが270 KHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
表示クリア	0	0	0	0	0	0	0	0	0	1	全表示をクリアし、アドレスカウンタ内のDDRAMアドレスを0に設定する	
先頭へ戻る	0	0	0	0	0	0	0	0	0	1	アドレスカウンタ内のDDRAMアドレスを0に設定する。また表示をシフト状態から原点へ戻す。DDRAMの内容は変化せず維持される。	1.52 ms
エントリモード設定	0	0	0	0	0	0	0	1	I/D	S	カーソル移動方向を設定し、表示シフトを指定する。これらの操作はデータ書込みと読込みの間に実行される。	37 μs
表示オン/オフ制御	0	0	0	0	0	0	1	D	C	B	全表示(D)オン/オフ、カーソルオン/オフ(C)、カーソル位置の文字(B)の点滅を設定する。	37 μs
カーソル又は表示シフト	0	0	0	0	0	1	S/C	R/L	—	—	DDRAMの内容を変えずに、カーソルを移動し、表示をシフトする。	37 μs
機能設定	0	0	0	0	1	DL	N	F	—	—	インターフェースデータ長(DL)、表示行数(N)、文字フォント(F)を設定する。	37 μs
CGRAMアドレス設定	0	0	0	1	ACG	ACG	ACG	ACG	ACG	ACG	CGRAMアドレスを設定する。この設定後に、CGRAMデータが送られ、且つ受信される。	37 μs
CGRAMアドレス設定	0	0	0	1	ACG	ACG	ACG	ACG	ACG	ACG	CGRAMアドレスを設定する。この設定後に、CGRAMデータが送られ、且つ受信される。	37 μs
DDRAMアドレス設定	0	0	1	ADD	ADD	ADD	ADD	ADD	ADD	ADD	DDRAMアドレスを設定する。この設定後に、DDRAMデータが送られ、且つ受信される。	37 μs
ビジーフラグ&アドレス読込み	0	1	BF	AC	AC	AC	AC	AC	AC	AC	内部操作を示すビジーフラグ(BF)の読込みが実行され、アドレスカウンタの内容を読み込む。	0 μs

テーブル 6 命令(続き)

命令	コード										説明	実行時間 (最大) (f_{cp} または f_{osc} が270 KHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
CGまたはDD RAMへの書き込みデータ	1	0	書き込みデータ								DDRAMまたはCGRAMにデータを書き込む	37 μ s $t_{ADD} = 4 \mu$ s*
CGまたはDD RAMからの読み込みデータ	1	1	読み込みデータ								DDRAMまたはCGRAMからデータを読み込む	37 μ s $t_{ADD} = 4 \mu$ s*
I/D = 1: 増加 I/D = 0: 減少 S = 1: 表示シフトを伴う S/C = 1: 表示シフト S/C = 0: カーソル移動 R/L = 1: 右シフト R/L = 0: 左シフト DL = 1: 8ビット, DL = 0: 4ビット N = 1: 2行, N = 0: 1行 F = 1: 5×10ドット, F = 0: 5×8ドット BF = 1: 内部で動作中 BF = 0: 命令受付可能											DDRAM: 表示データRAM CGRAM: キャラクタジェネレータRAM ACG: CGRAM アドレス ADD: DDRAM アドレス (カーソルアドレスと一致) AC: DDとCGRAMアドレスの両方に対して使用されるアドレスカウンタ	周波数が変わると、実行時間が変わる。 例: f_{cp} または f_{osc} が250KHzのとき、 $37 \mu s \times \frac{270}{250} = 40 \mu s$

注: — 表示には影響しない。

* CGRAM/DDRAMデータ書き込みまたは読み込み命令の実行後、RAMアドレスカウンタは+または-1される。RAビジーフラグが変わった後に、RAMアドレスカウンタが更新される。
 図10の t_{ADD} は、ビジーフラグが変わった後、アドレスカウンタが更新されるまで経過した時間である。



注: t_{ADD} 動作周波数に依る
 $t_{ADD} = 1.5/(f_{cp} \text{ or } f_{osc})$ 秒

図 10 アドレスカウンタ更新

17. 2 命令解説

17. 2. 1 表示クリア (クリア ディスプレイ)

“表示クリア”は全 DDRAM アドレスにスペースコード 20H を書き込む (文字コード 20H の文字パターンが空白パターンでなければならない)。アドレスカウンタに DDRAM アドレス 0 をセットし、もしシフトされていたならば、最初の状態に表示を戻す。言い換えれば、表示が消去され、カーソル又はプリンキング (点滅) が表示の左端に行く (もし 2 行表示の場合は第 1 行に)。それはエントリモードにて I/D を 1 にセットする (+1 モード)。エントリモードの S は変化しない。

17. 2. 2 先頭へ戻る (リターン ホーム)

“先頭へ戻る”はアドレスカウンタに DDRAM アドレス 0 をセットし、もしそれがシフトされていたれば表示を最初の状態に戻す。DDRAM の内容は変化しない。

カーソルまたはプリンキング (点滅) は表示の左端へ行く (もし 2 行表示の場合は第 1 行に)

17. 2. 3 エントリモード設定 (エントリモード セット)

I/D: 文字コードが DDRAM に書き込まれるか、DDRAM から読み込まれると、DDRAM アドレスに +1 (I/D=1) または -1 (I/D=0) する。

カーソルまたはプリンキング (点滅) は +1 されると右へ移動し、-1 されると左へ移動する。同じことが CGRAM の書き込みまたは読み込みにも適用される。

S: S が 1 のとき、右 (I/D=0) または左 (I/D=1) へ全表示をシフトする。S が 0 ならば表示はシフトしない。

S が 1 ならば、カーソルは移動しないが表示が移動するかのように見えるだろう。DDRAM から読み込むとき、表示はシフトしない。また CGRAM に書き込みまたは CGRAM から読み込みするときも表示をシフトしない。

17. 2. 4 表示オン/オフ制御

D: D が 1 のとき表示はオンで、D が 0 のとき表示はオフである。オフのとき、表示データは DDRAM にそのまま残るが、D に 1 が設定されると直ちに表示可能となる。

C: C が 1 のときカーソルが表示され、C が 0 のとき表示されない。たとえカーソルが消えていても、表示データが書き込まれる間は I/D の機能または他の詳細は変わらない。カーソルは 5×8 ドット文字フォント選択の場合 8 行目に、さらに 5×10 ドット文字フォント選択の場合 11 行目に 5 ドットを使用して表示される。(図 13)

B: B が 1 のとき、文字はカーソル点滅により文字が示される (図 13)。点滅は、fcp または fos c が 250 KHz のとき、全空白ドットと表示された文字を 409.6ms 間隔で切替することで表示される。カーソルと点滅は同時に表示するよう設定可能である。(点滅周波数は fos c または fcp の逆数により変化する。例えば、fcp が 270 KHz の場合、 $409.6 \times 250 / 270 = 379.2\text{ms}$)

17. 2. 5 カーソルまたは表示シフト

カーソルまたは表示シフトはカーソル位置をシフトするか、表示データを書込みまたは読みすることなく右又は左に表示する(テーブル7)。この機能は表示を訂正したり、探すために使用される。2行表示では、1行の40番目の桁を過ぎると、カーソルは2行へ移動する。1行と2行表示が同時にシフトすることに注意すること。

表示されたデータが繰り返しシフトされる時、各行は水平にのみ移動する。2行目の表示は1行目の位置にシフトしない。

もし実行された動作が表示シフトならば、アドレスカウンタ(AC)の内容は変化しない。

17. 2. 6 機能設定(ファンクション セット)

DL : インターフェースデータ長を設定する。DLが1のときデータは8ビット長(DB7~0)で、またDLが0のとき4ビット長で送られるか受信される。4ビット長が選択されると、データは2回送られるか、受信される。

N : 表示行数を設定する。

F : 文字フォントを設定する。

注 : 如何なる命令を実行する前に(ビジーフラグとアドレス命令の読みを除き)、プログラムの先頭で機能を実行する。インターフェースデータ長が変わらないならば、この時点から機能設定命令は実行されない。

17. 2. 7 CGRAMアドレス設定

CGRAMアドレス設定は、アドレスカウンタにCGRAMアドレスのバイナリ値AAAAAAを設定する。

そのときデータはMPUからCGRAMへ書き込みまたは読み込まれる。

	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
表示クリア (Clear display)	コード	0	0	0	0	0	0	0	0	1	
先頭へ戻る (Return home)	コード	0	0	0	0	0	0	0	1	*	注:*未定
エントリーモード設定 (Entry mode set)	コード	0	0	0	0	0	0	1	I/D	S	
表示オン/オフ制御 (Display on/off control)	コード	0	0	0	0	0	1	D	C	B	
カーソルまたは表示シフト (Cursor or display shift)	コード	0	0	0	0	1	S/C	R/L	*	*	注:*未定
機能設定 (Function set)	コード	0	0	0	1	DL	N	F	*	*	
CGRAMアドレス設定 (Set CGRAM address)	コード	0	0	1	A	A	A	A	A	A	

← 上位ビット 下位ビット →

図 11 命令 (1)

17. 2. 7 DDRAMアドレス設定

DDRAMアドレス設定はアドレスカウンタにDDRAMアドレスのバイナリ値AAAAAAAを設定する。

そのときデータがMPUからDDRAMへ書き込まれるか、DDRAMから読まれる。

しかしながら、Nが0のとき（1行表示）、AAAAAAAは00H～04Hとなる。Nが1のとき（2行表示）、AAAAAAAは1行の場合00H～27H、2行の場合40H～67Hとなる。

17. 2. 8 読みビジーフラグとアドレス

読みビジーフラグとアドレスはシステムが今内部的に前に受信した命令で動作していることを示すビジーフラグ（BF）を読み込む。

BF=1の場合、内部の動作は進行中である。BF=0にリセットされるまで、次の命令は受け付けられないだろう。次の書込み命令の前に、BF状態を調べる。同時に、バイナリ値AAAAAAAのアドレスカウンタの値が読み出される。このアドレスカウンタはCGまたはDDRAMアドレスの両方により使用され、その値は前の命令により決定される。アドレスの内容はCGRAMアドレス設定とDDRAMアドレス設定の命令の場合同じである。

テーブル 7 シフト機能（Shift Function）

S/C	R/L	
0	0	カーソル位置を左シフト。（ACは-1される）
0	1	カーソル位置を右シフト。（ACは+1される。）
1	0	全表示を左シフト。カーソルは表示シフトに従う。
1	1	全表示を右シフト。カーソルは表示シフトに従う。

テーブル 8 機能設定（Function Set）

N	F	表示行数	文字フォント	デューティ比	注 意
0	0	1	5 × 8 dots	1/8	
0	1	1	5 × 10 dots	1/11	
1	*	2	5 × 8 dots	1/16	5×10ドット文字フォントの場合、2行表示できない。

注： * 表示には無関係

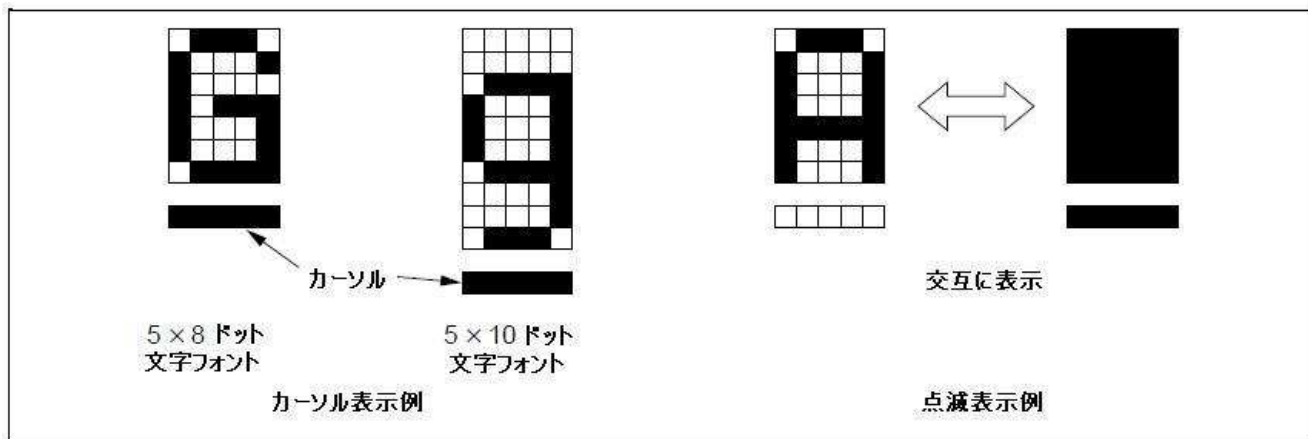


図 12 カーソルと点滅

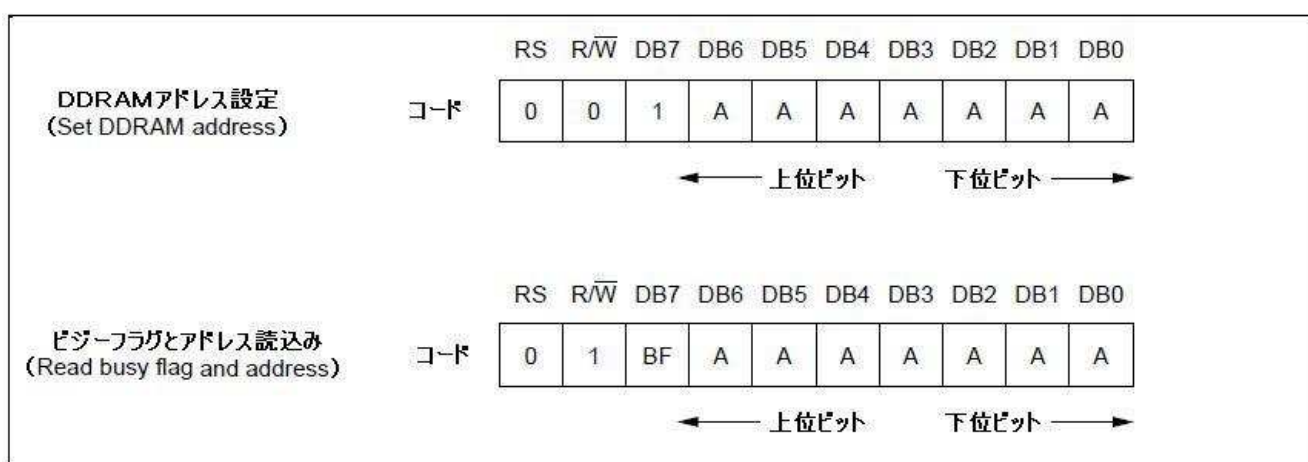


図 13 命令 (2)

17. 2. 9 CG または DDRAM へのデータ書き込み

CG または DDRAM へのデータ書き込みは8ビットバイナリデータ DDDDDDDD を CG または DDRAM へ書き込む。

CG または DDRAM に書き込むことは、CGRAM または DDRAM アドレス設定に関する前の仕様により決定される。書き込み後、アドレスはエントリモードにより自動的に+1または-1される。エントリモードは表示シフトをも決定する。

17. 2. 10 CG または DDRAM からのデータ読み込み

CG または DDRAM からのデータ読み込みは8ビットバイナリデータ DDDDDDDD を CG または DDRAM から読み込む。

前の指示が CG または DDRAM が読み込まれるべきかどうか決定する。この読み込み命令に入る前に、CGRAM または DDRAM アドレス設定命令のいずれかが実行されねばならない。もし実行されないと、最初の読み込みデータは無効である。連続して読み込み命令を実行すると、次のアドレスが通常2度目の読み込みから読み込まれる。アドレス設定命令は、カーソルシフト命令によりカーソルをシフトするとき (DDRAM を読み出すとき)、この読み込み命令の1度前に実行される必要はない。カーソルシフト命令の操作は DDRAM アドレス設定命令と同じである。

読み込み後、エントリモードは自動的にアドレスに+1または-1する。しかしながら、表示シフトはエントリモードに関係なく実行されない。

注：CGRAM または DDRAM への書き込み命令が実行された後、アドレスカウンタ (AC) は自動的に+1、または-1される。たとえ読み込み命令が実行されても、AC により選択された RAM データはこのとき読み出すことはできない。それゆえに、正しくデータを読み込むには、アドレス設定命令またはカーソルシフト命令 (DDRAM と共にのみ) を実行し、その後必要なデータを読み込む前に、読み込み命令が送られる2度目に読み込み命令を実行する。

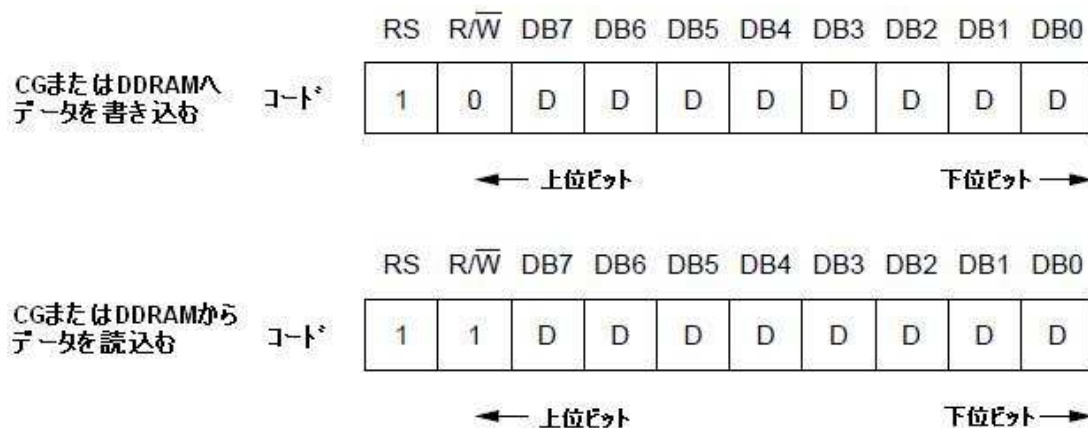


図14 命 令 (3)

18 HD44780U とのインターフェース

MPU へのインターフェース

- ・ 8ビットMPUへのインターフェース

インターフェースデバイスとしてI/Oポート（シングルチップマイクロコンピュータの場合）を使用する例は図16を見よ。

この例では、P30からP37はデータバスDB0～7に接続され、P75～77はE、R/*W、RSにそれぞれ接続される。

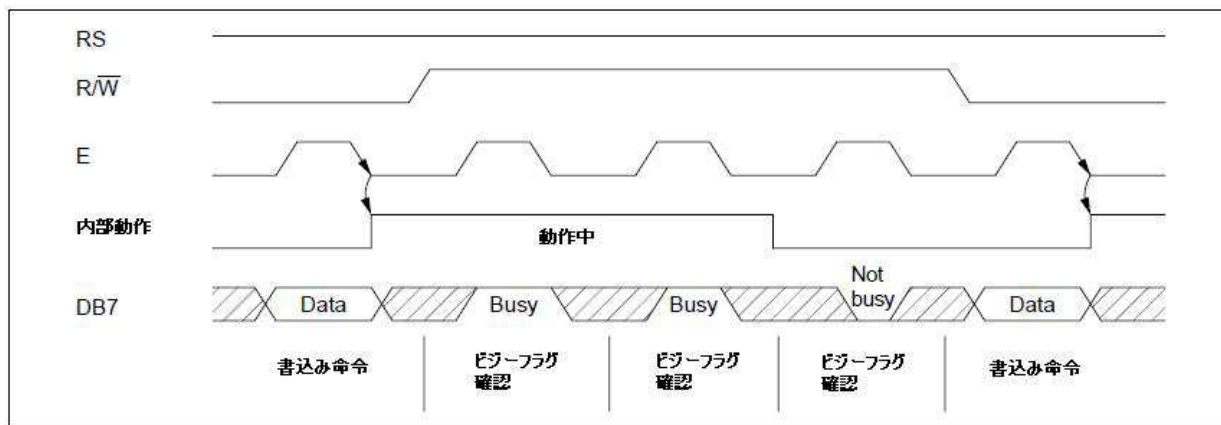


図15 ビジーフラグ確認タイミングの順序例

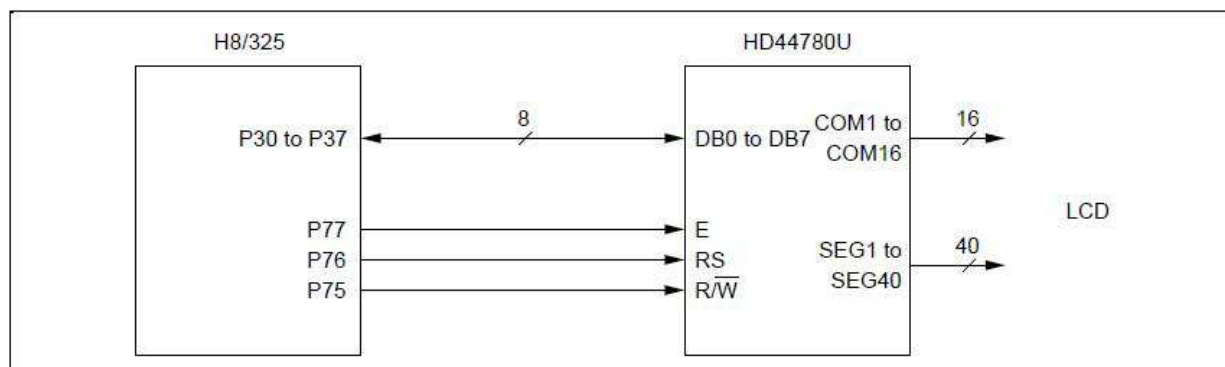


図16 H8/325 インターフェース(シングルチップモード)

・4ビットMPUへのインターフェース

HD44780Uは4ビットMPUのI/Oポートに接続可能である。もしI/Oポートが十分なビットを持っているなら、8ビットデータが転送できる。さもないと、1データ転送は2回の4ビットデータ転送で行われる。この場合、タイミングの順序はいくらか複雑になる。(図17を見よ)

HMC4019Rの例については図18を見よ。

2サイクルが、データ転送同様にビジーフラグの確認の場合必要になることに注意すること。4ビット操作はプログラムにより選択される。

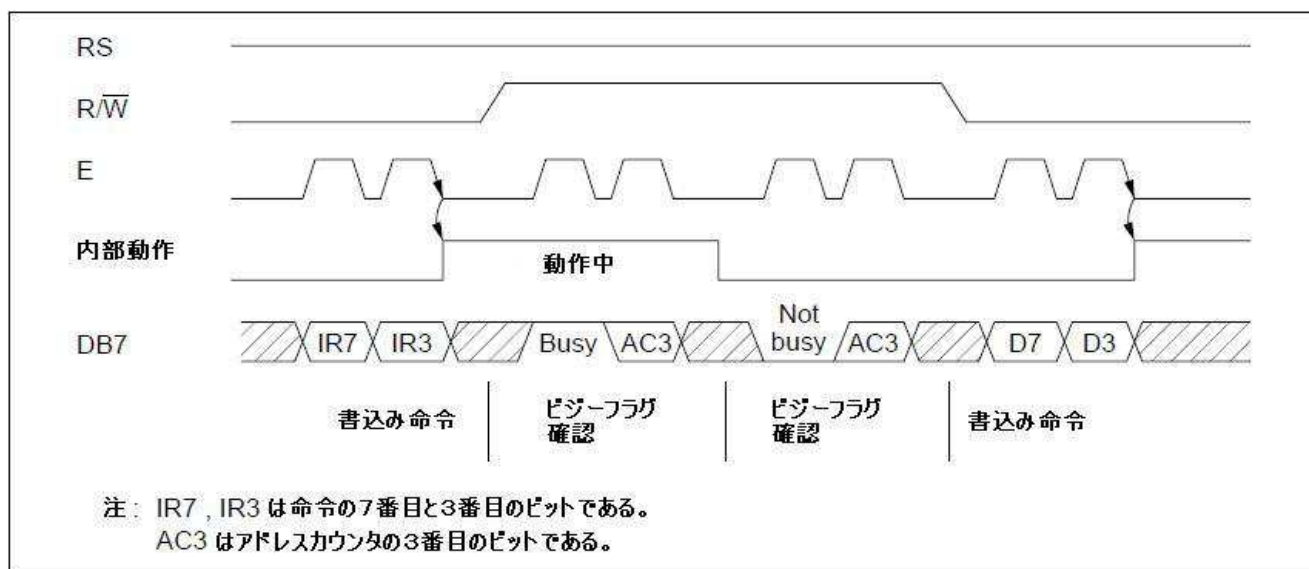


図17 4ビットデータ転送タイミングの順序の例

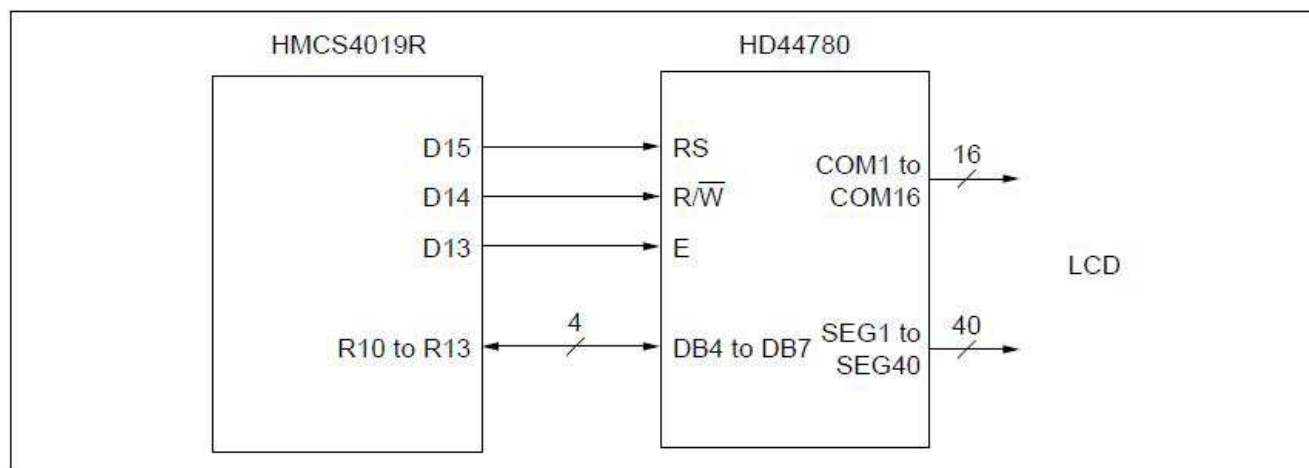


図18 HMCS4019Rへのインターフェース

液晶ディスプレイへのインターフェース

文字フォントと行番号：HD44780Uは2タイプの表示、5×8ドットと5×10ドット文字フォント（いつでもカーソル付き）を行なえる。

5×8ドットの場合2行まで、5×10ドットの場合1行を表示できる。それ故に、コモン信号の全3タイプが有効である。（テーブル9）

行数とフォントタイプはプログラムで選択される。（テーブル6、命令を見よ）

HD44780Uと液晶ディスプレイへの接続：接続例は図19を見よ。

テーブル9 コモン信号

行数	文字フォント	コモン信号の数	デューティ比
1	5×8ドット+カーソル	8	1/8
1	5×10ドット+カーソル	11	1/11
2	5×8ドット+カーソル	16	1/16

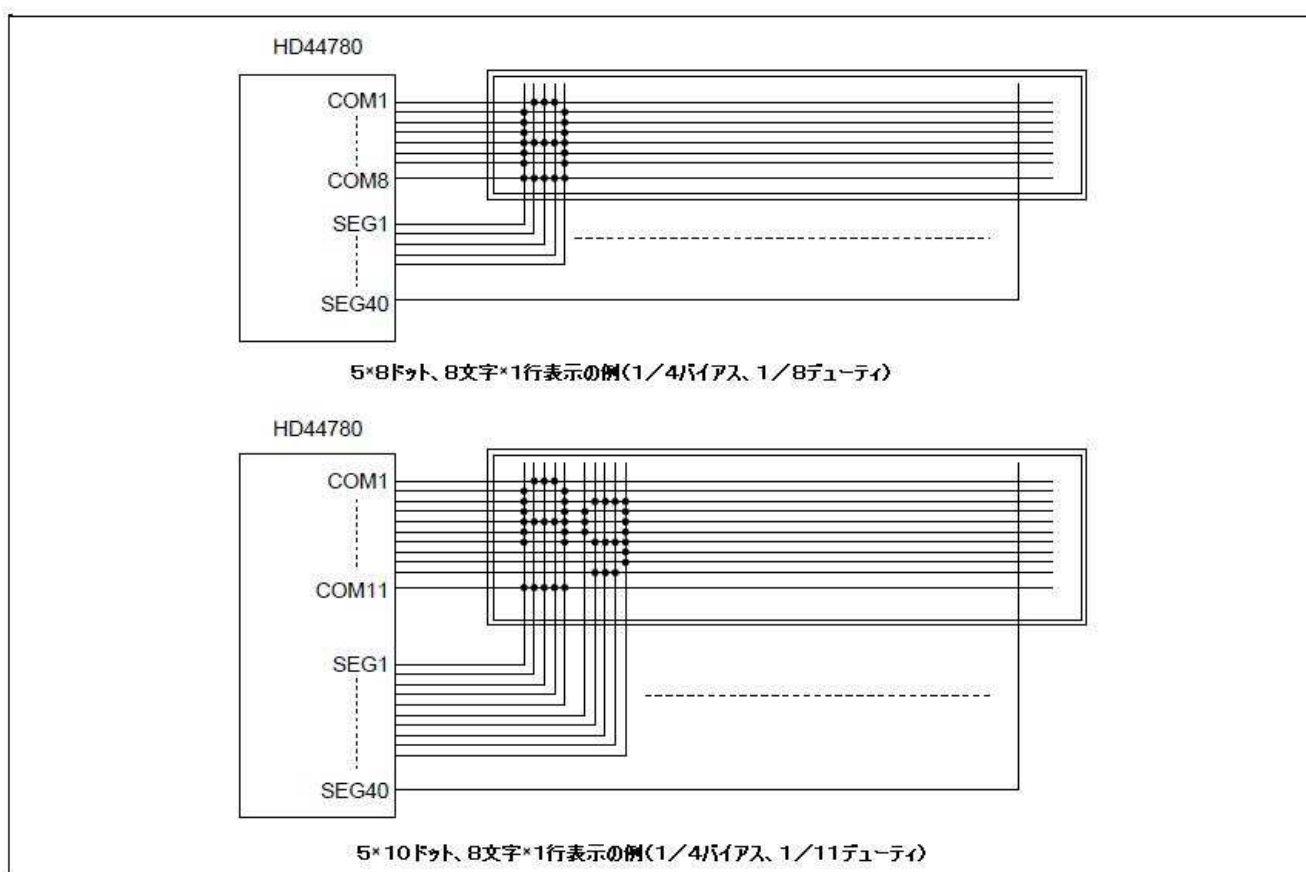


図19 液晶ディスプレイとHD44780Uの接続

5つのセグメント信号が1桁を表示できるので、1つのHD44780Uは1行表示につき8桁、さらに、2行表示では16桁まで表示できる。

図19の例は、常に非選択波形を出力するコモン信号端子を使用しない場合である。液晶表示パネルが余分なスキャンを使用しない場合、浮いた状態でクロストークが発生するのを避けるために、余分なスキャン線をこれらのコモン信号端子に接続する。

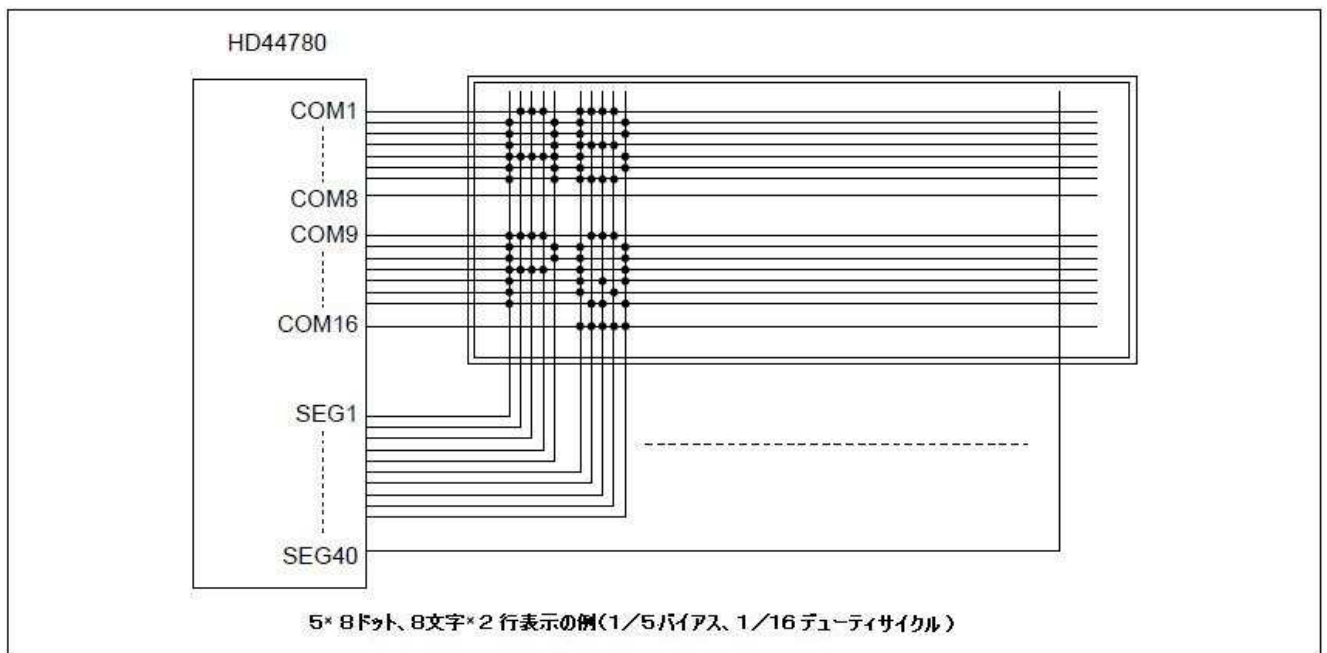


図19 液晶ディスプレイとHD44780の接続(続き)

変わったマトリクスレイアウトの接続：前の例では、行数はスキヤニング線に一致する。しかし、次の表示例（図20）が液晶表示パネルのマトリクスレイアウトにより可能となる。いずれの場合も、単にレイアウトが変化するのみである。表示特性と液晶表示文字の数はコモン信号の数またはデューティ比に依る。4文字×2行と16文字×1行の場合の表示データRAM（DDRAM）アドレスは図19と同じであることに注意すること。

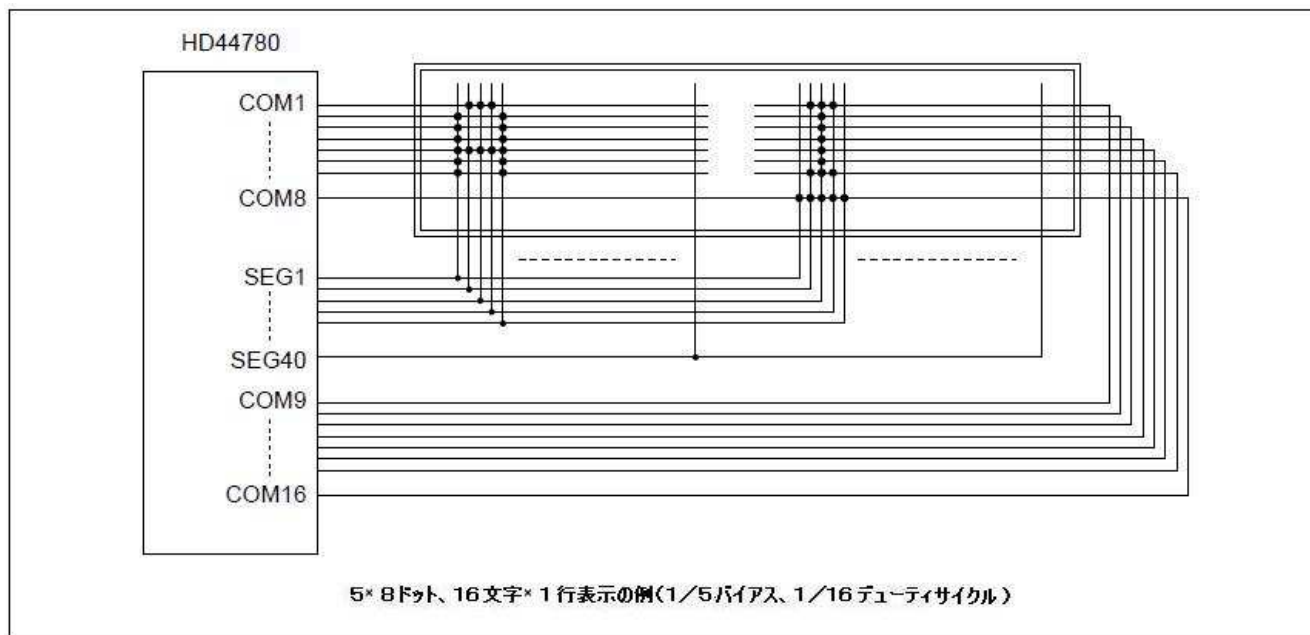


図 20 変わったマトリクスレイアウト表示

19 液晶ディスプレイドライブのための電源

さまざまな電圧レベルが液晶表示ドライブ波形を得るためにHD44780Uの端子V1からV5に適用される。電圧はデューティ比（テーブル10）に従い変えられるべきである。

VLCDは液晶表示ドライブ波形のための最大値であり、ドライブするための抵抗が電圧V1からV5（図21）に準備されている。

図10 液晶ディスプレイドライブのためのデューティ比と電源

電源	デューティ比	
	1/8, 1/11	1/16
	Bias	
	1/4	1/5
V1	$V_{cc}-1/4 \text{ VLCD}$	$V_{cc}-1/5 \text{ VLCD}$
V2	$V_{cc}-1/2 \text{ VLCD}$	$V_{cc}-2/5 \text{ VLCD}$
V3	$V_{cc}-1/2 \text{ VLCD}$	$V_{cc}-3/5 \text{ VLCD}$
V4	$V_{cc}-3/4 \text{ VLCD}$	$V_{cc}-4/5 \text{ VLCD}$
V5	$V_{cc}-\text{VLCD}$	$V_{cc}-\text{VLCD}$

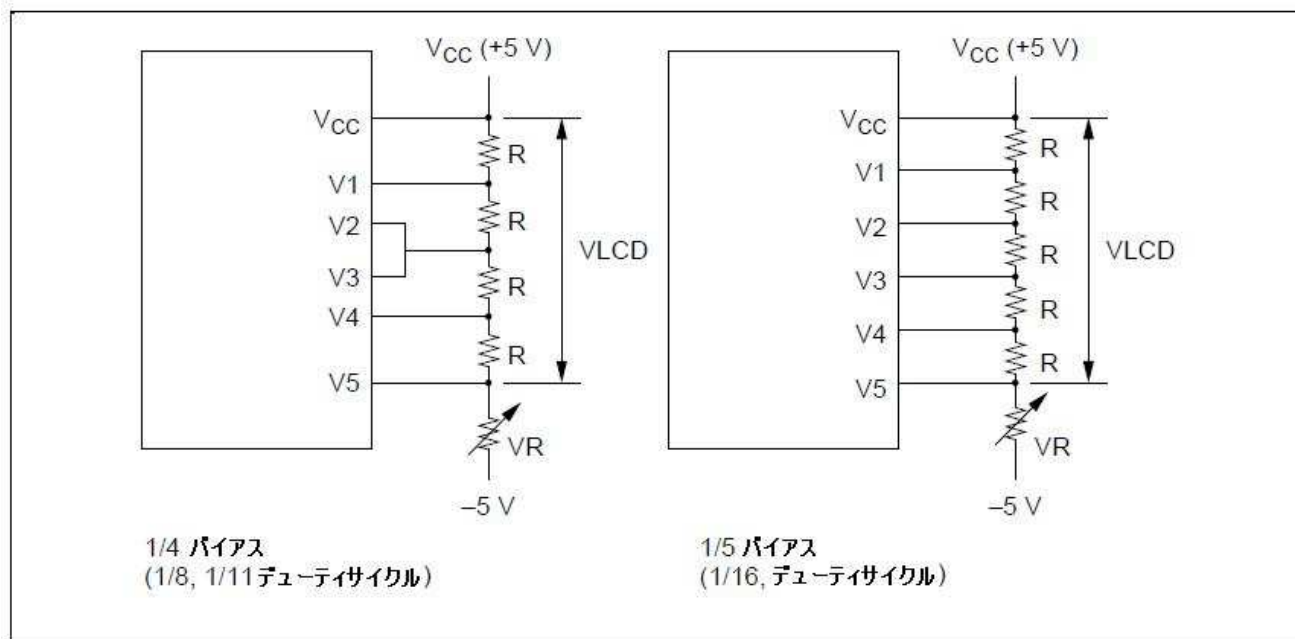


図21 ドライブ電圧供給例

20 発振周波数と液晶表示フレーム周波数の関係

発振周波数が270KHz（1クロックパルス3.7μs）のとき、図22の液晶表示フレーム周波数が適用される。

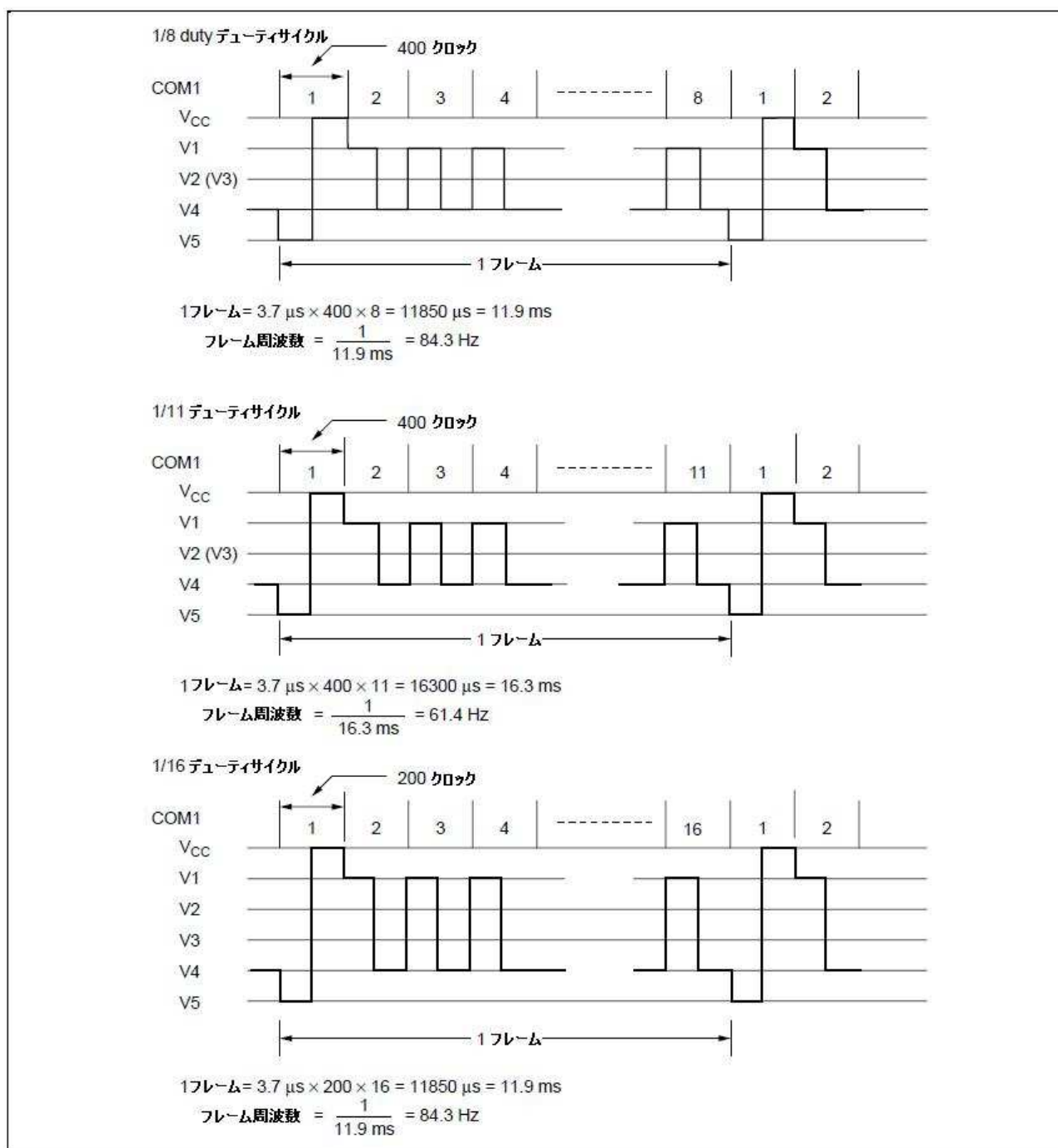


図22 フレーム周波数

2.1 命令と表示の一致

・内部リセットに伴う8ビット操作、8桁×1行表示

8ビット操作における8桁×1行表示の例についてはテーブル1.1を参照せよ。HD44780U機能は表示の前に機能設定命令により設定されねばならない。表示データRAMは80文字データを蓄積できるので、以前に説明したように、表示シフト命令と組み合わせるとき、RAMは広告するように表示のために使用可能である。表示シフト操作は変わることの無いDDRAMの表示位置を変えるだけなので、リターンホーム操作が実行されると、DDRAMに入れられた最初の表示データが出力される。

・内部リセットに伴う4ビット操作、8桁×1行表示

プログラムは4ビット操作（テーブル1.2）の前に全機能を設定しなければならない。電源が入るとき、8ビット操作が自動的に選択され、最初の書込みが8ビット操作として実行される。DB0～3は接続されないので、そのとき再書込みが要求される。しかしながら、1操作は4ビット操作の場合2アクセスで完了するので、再書込みが機能を設定するために要求される（テーブル1.2）。このように機能設定命令のDB4～7は2度書き込まれる。

・8ビット操作、8桁×2行表示

2行表示の場合、最初の行の40桁が書き込まれると、カーソルは自動的に1行から2行に移動する。このように、もし最初の行に8文字だけがある場合、8番目の文字が完了した後に、DDRAMアドレスは再度設定されねばならない（テーブル1.3）。表示シフト操作が1行と2行に対し実行されることに注意すること。テーブル1.3の例では、カーソルが2行にあるとき、表示シフトは実行される。しかしながら、もしカーソルが1行にあるときシフト操作が実行されるならば、1行も2行も共に移動する。もしシフトが繰り返されると、2行の表示は1行へ移動しない。同じ表示が、シフトが繰り返される回数分、自身の行内でシフトするだけである。

注：内部リセットを使用するとき、内部リセット回路テーブルを使用する電源条件における電気的特性は満足されねばならない。もしそうでないと、HD44780Uは命令により初期化しなければならない。命令による初期化のセクションを見よ。

テーブル 11 内部リセットでの8ビット操作、8桁×1行表示例

ステップ 番号	命令										表示	
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
1	電源オン(HD44780Uは内部リセット回路により初期化される)										<input type="text"/>	初期化される。表示なし。
2	機能設定										<input type="text"/>	8ビット操作に設定し、1行表示と5×8ドット文字フォントを選択。(表示行数と文字フォントはステップ2以降変更できない)
	0	0	0	0	1	1	0	0	*	*		
3	表示オン/オフ										<input type="text"/>	ディスプレイとカーソルを点灯。初期化により、全表示がスペースモードになる。
	0	0	0	0	0	0	1	1	1	0		
4	イントリモード設定										<input type="text"/>	DD/CGRAM書き込み時に、アドレス+1及びカーソルを右シフトするためのモードを設定。表示はシフトしない。
	0	0	0	0	0	0	0	1	1	0		
5	CGRAM/DDRAMEデータ書き込み										<input type="text"/>	"H"を書込み。電源が入ると、DDRAMEは初期化により既に選択されている。カーソルは書き込みにより+1され、右シフトされる。
	1	0	0	1	0	0	1	0	0	0		
6	CGRAM/DDRAMEデータ書き込み										<input type="text"/>	"I"を書込み。
	1	0	0	1	0	0	1	0	0	1		
7												"TACH"を同様に書き込み。
8	CGRAM/DDRAMEデータ書き込み										<input type="text"/>	"I"を書込み。
	1	0	0	1	0	0	1	0	0	1		
9	イントリモード設定										<input type="text"/>	書き込みと同時に表示をシフトするようモードを設定。
	0	0	0	0	0	0	0	1	1	1		
10	CGRAM/DDRAMEデータ書き込み										<input type="text"/>	スペースを書込み。
	1	0	0	0	1	0	0	0	0	0		

テーブル 11 内部リセットでの8ビット操作、8桁×1行表示例（続き）

ステップ 番号	命令										表示	操 作
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
11	CGRAM/DDRDRAMヘータ書き込み										TACHI M_	"M"を書込み
	1	0	0	1	0	0	1	1	0	1		
12												"ICROK"を同様に書き込む
13	CGRAM/DDRDRAMヘータ書き込み										MICROKO_	"O"を書込み
	1	0	0	1	0	0	1	1	1	1		
14	カーソルまたは表示シフト										MICROKO	カーソル位置のみを左へシフト
	0	0	0	0	0	1	0	0	*	*		
15	カーソルまたは表示シフト										MICROKO	カーソル位置のみを左へシフト
	0	0	0	0	0	1	0	0	*	*		
16	CGRAM/DDRDRAMヘータ書き込み										ICROCO	"K"の上に"C"を書き込む。表示は左へ移動。
	1	0	0	1	0	0	0	0	1	1		
17	カーソルまたは表示シフト										MICROCO	表示とカーソル位置を右へシフト。
	0	0	0	0	0	1	1	1	*	*		
18	カーソルまたは表示シフト										MICROCO_	表示とカーソル位置を右へシフト。
	0	0	0	0	0	1	0	1	*	*		
19	CGRAM/DDRDRAMヘータ書き込み										ICROCOM_	"M"を書込み
	1	0	0	1	0	0	1	1	0	1		
20												
21	先頭へ戻る										HITACHI	表示とカーソル共に原点(アドレス0)位置へ戻る。
	0	0	0	0	0	0	0	0	1	0		

テーブル12 内部リセットでの4ビット操作、8桁×1行表示例

ステップ 番号	命令						表示	操作
	RS	R/W	DB7	DB6	DB5	DB4		
1	電源オン(HD44780Uは内部リセット回路により初期化される)						<input type="text"/>	初期化される。表示なし。
2	機能設定 0 0 0 0 1 0						<input type="text"/>	4ビット操作に設定。この場合、操作は初期化により8ビットとして処理され、この命令のみが1回の書き込みで完了する。
3	機能設定 0 0 0 0 1 0 0 0 0 0 * *						<input type="text"/>	4ビット操作を設定し、1行表示と5×8ドット文字を選択する。4ビット操作がこのステップから始まり、リセットが要求される。 (表示行数と文字フォントはステップ3移行は変更できない)
4	表示オン/オフ制御 0 0 0 0 0 0 0 0 1 1 1 0						<input type="text"/>	ディスプレイとカーソルをオンする。初期化により、全表示がスペースモードとなる。
5	イントリモード設定 0 0 0 0 0 0 0 0 0 1 1 0						<input type="text"/>	DD/CGRAMへの書き込みと同時に、アドレス+1及びカーソルを右シフトするモードに設定。表示はシフトしない。
6	CGRAM/DDRAMAデータ書き込み 1 0 0 1 0 0 1 0 1 0 0 0						<input type="text"/> H_	"H"を書込み。カーソルはこれにより+1され、右シフトする。

注：制御はステップ6以降の8ビット操作と同じ。

テーブル 13 内部リセットでの8ビット操作、8桁×2行表示例

ステップ 番号	命令										表示	操作
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
1	電源オン(HD44780Uは内部リセット回路により初期化される)										<input type="text"/>	初期化される。表示なし。
2	機能設定										<input type="text"/>	8ビット操作に設定し、2行表示と5×8ビット文字フォントを選択。
	0	0	0	0	1	1	1	0	*	*	<input type="text"/>	
3	表示オン/オフ制御										<input type="text"/>	ディスプレイとカーソルをオンする。初期化により、全表示がスペースモードとなる。
	0	0	0	0	0	0	1	1	1	0	<input type="text"/>	
4	イントリモード設定										<input type="text"/>	DD/CGRAMへの書き込みと同時に、アドレス+1及びカーソルを右シフトするモードに設定。表示はシフトしない。
	0	0	0	0	0	0	0	1	1	0	<input type="text"/>	
5	CGRAM/DDRDRAMへデータ書き込み										<input type="text" value="H_"/>	"H"を書込み。電源が入ると初期化によりDDRDRAMは既に選択されている。カーソルはそれにより+1され右シフトされる。
	1	0	0	1	0	0	1	0	0	0	<input type="text"/>	
6											<input type="text"/>	"ITACH"を同様に書き込む
											<input type="text"/>	
											<input type="text"/>	
											<input type="text"/>	
											<input type="text"/>	
7	CGRAM/DDRDRAMへデータ書き込み										<input type="text" value="HITACHI_"/>	"I"を書込み。
	1	0	0	1	0	0	1	0	0	1	<input type="text"/>	
8	DDRANアドレス設定										<input type="text" value="HITACHI"/>	カーソルを2行の先頭に配置するために、DDRDRAMアドレスを設定する。
	0	0	1	1	0	0	0	0	0	0	<input type="text"/>	

テーブル 13 内部リセットでの8ビット操作、8桁×2行表示例（続き）

ステップ 番号	命令										表示	操作
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
9	CGRAM/DDRAMEデータ書き込み										HITACHI M_	"M"を書込み
10												
11	CGRAM/DDRAMEデータ書き込み										HITACHI MICROCO_	"O"を書込み
12	イントリモード設定										HITACHI MICROCO_	書き込みと同時にシフト表示するモードを設定
13	CGRAM/DDRAMEデータ書き込み										HITACHI ICROCOM_	"M"を書込み。表示は左へシフトされる。1行と2行は共に同時にシフトする。
14												
15	先頭へ戻る										HITACHI MICROCOM	表示とカーソル共に原点(アドレス0)へ戻る。

2.2 命令による初期化

もし正しく内部リセット回路を作動するための電源条件が合わない場合、命令による初期化が必要となる。

8ビットおよび4ビット初期化の手順については、それぞれ図2.3と2.4を参照せよ。

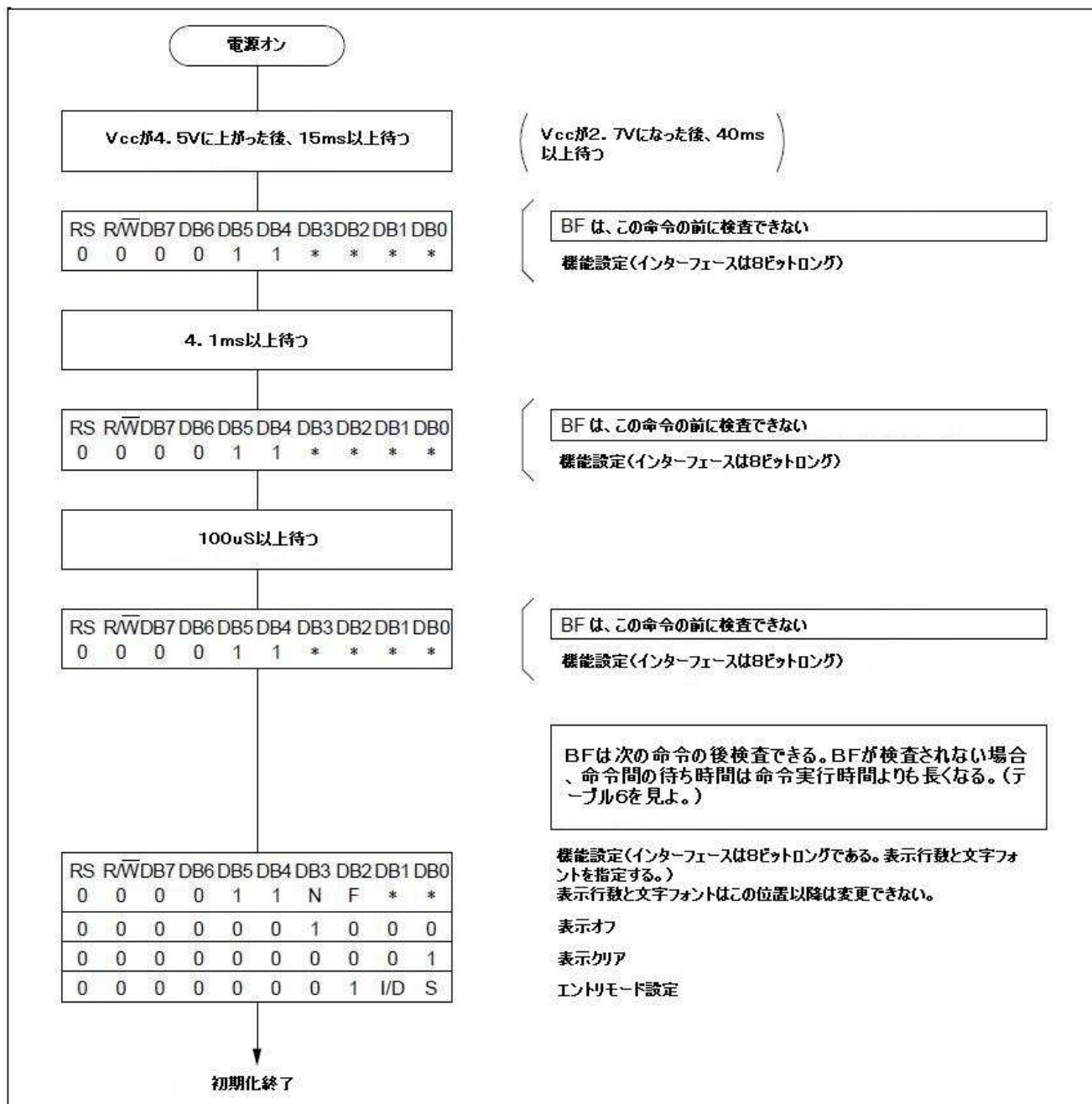


図 2.3 8ビットインターフェース

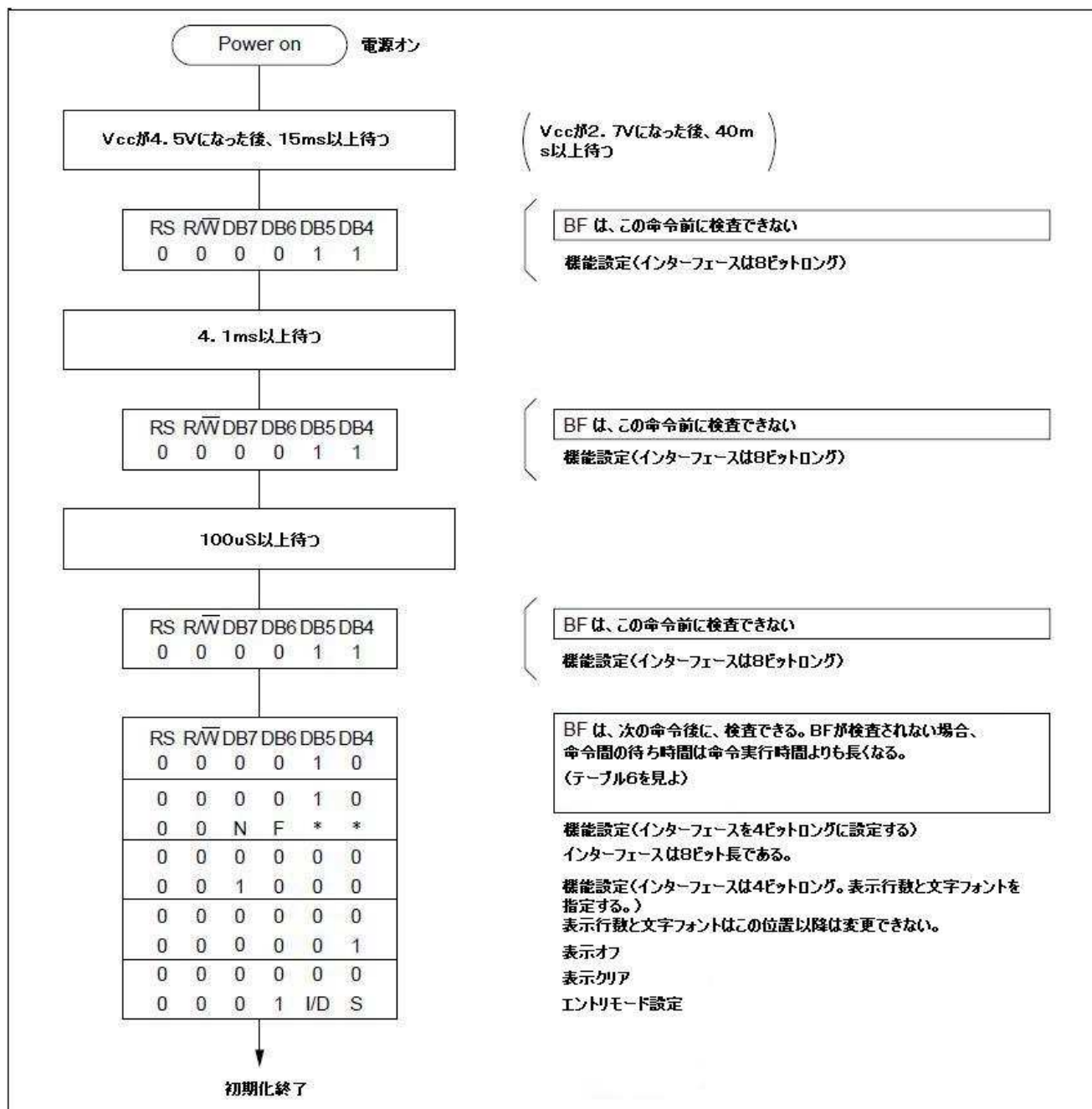


図 24 4ビットインターフェース

2.3 AC特性 ($V_{CC}=4.5\sim 5.5V$ 、 $T_a=-30\sim +75^{\circ}C^{*3}$)

クロック特性

項目		記号	最小	標準	最大	単位	試験条件	注*
外部 クロック 動作	外部クロック周波数	f_{cp}	125	250	350	kHz		11
	外部クロックデューティ	Duty	45	50	55	%		11
	外部クロック立上り時間	t_{rop}	—	—	0.2	μs		11
	外部クロック立下り時間	t_{fop}	—	—	0.2	μs		11
R_f 発振	クロック発振周波数	f_{osc}	190	270	350	kHz	$R_f = 91\text{ k}\Omega$ $V_{CC} = 5.0\text{ V}$	12

注: *このテーブルに続くセクションの電気的特性の注を参照せよ。

バスタイミング特性

書き込み操作

項目	記号	最小	標準	最大	単位	試験条件
有効なサイクル時間	t_{cycE}	500	—	—	ns	図25
有効なパルス幅(ハイレベル)	PW_{EH}	230	—	—		
有効な立上り/立下り時間	t_{Er}, t_{Ef}	—	—	20		
アドレスセットアップ時間 (RS, R/W to E)	t_{AS}	40	—	—		
アドレス保持時間	t_{AH}	10	—	—		
データセットアップ時間	t_{DSW}	80	—	—		
データ保持時間	t_H	10	—	—		

読み込み操作

項目	記号	最小	標準	最大	単位	試験条件
有効なサイクル時間	t_{cycE}	500	—	—	ns	図26
有効なパルス幅(ハイレベル)	PW_{EH}	230	—	—		
有効な立上り/立下り時間	t_{Er}, t_{Ef}	—	—	20		
アドレスセットアップ時間 (RS, R/W to E)	t_{AS}	40	—	—		
アドレス保持時間	t_{AH}	10	—	—		
データ遅延時間	t_{DDR}	—	—	160		
データ保持時間	t_{DHR}	5	—	—		

2.4 タイミング特性

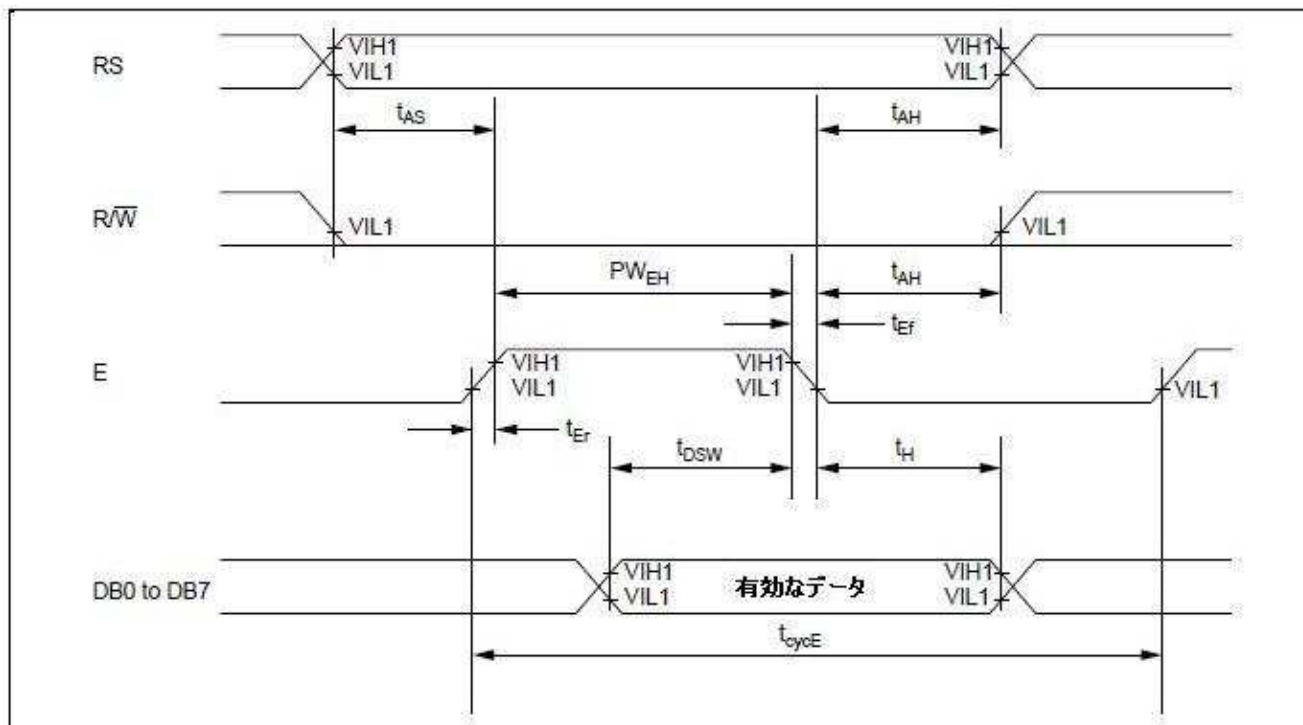


図 25 書込み操作

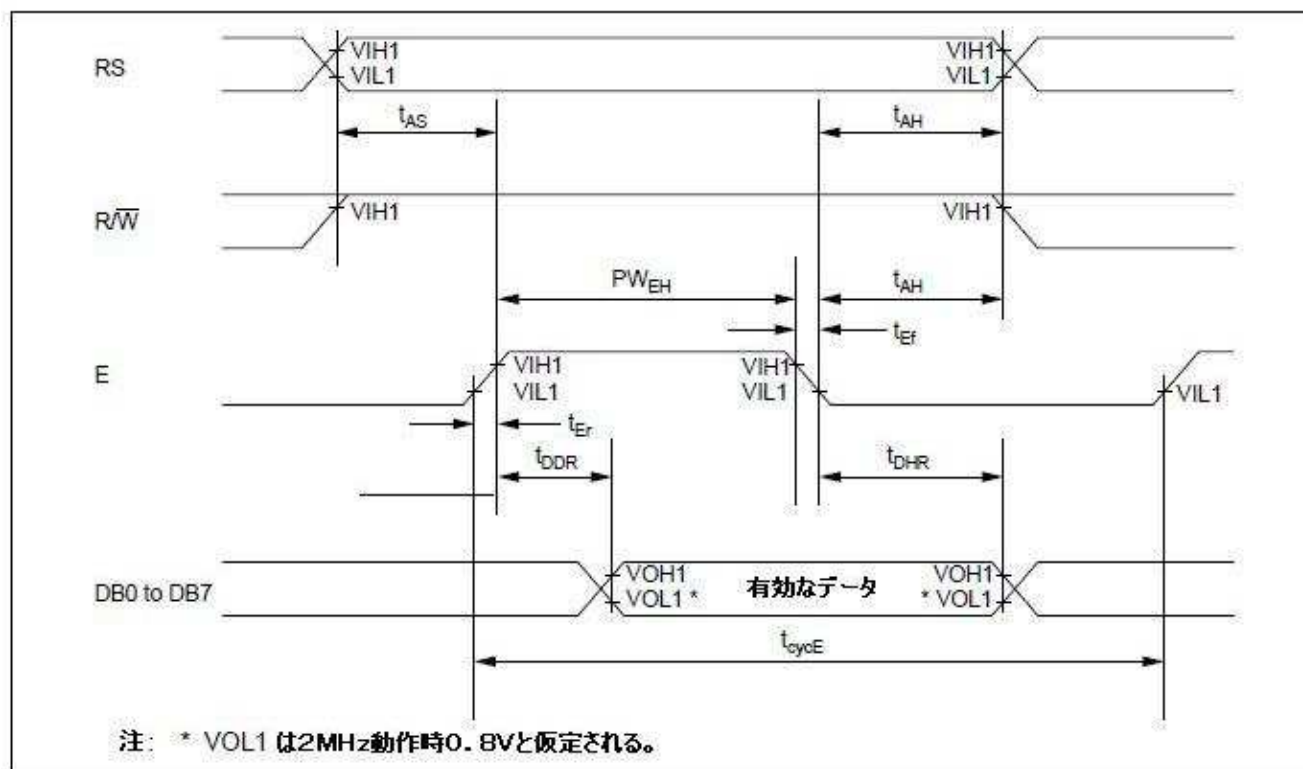


図 26 読込み操作